

LP-ACT-01 要求のトレーサビリティ

文書 LP-ACT-01-SYS 改 A・2026-10-20。要求 → 満たす設計の要素 → 確かめた検証 → 結果。合格 17・未検証 5・不適合 10(全 32)。結果: 合格 = 決めた方法で確かめて満たす / 未検証 = 確かめる材料がまだ無い / 不適合 = 満たさないことが分かった。「根拠の段階」が計算・シミュレーションのものは、試作の実測で確かめ直す。

要求	名前・合格の基準	満たす設計の要素	確かめた検証	方法	得られた値	結果	段階	食い違い	次の検証
REQ-01	出力の回転数 出力軸 ≤ 480 rpm(定格の負荷・入力 24 V)	モーター(未選定) LP-MD-01: 12 V 降圧・Hブリッジ LP-GB-01: 歯車1～4(i)	gearbox/report/calc_results.json output.n driver/calc/LP-MD-01_calc.pdf 11 章 (モーターの仮定) system: syscalc n_outRated	A → T	278 rpm(12 V・デューティ 98 %・1.5 A。無負荷 363 rpm)	不適合	計算	X-04	モーター決定後に無負荷・定格の回転数を測る
REQ-02	定格の出力トルク 出力軸 ≤ 0.55 N・m(連続・周囲 50 °C)	モーター(未選定) LP-MD-01: 定格 1.5 A LP-GB-01: i・効率	gearbox/report/calc_results.json output.T driver/calc/design_results.json ImRated・Ke・I0m system: syscalc T_outRated	A → T	0.385 N・m(Kt 0.025 × (1.5 – 0.15) A × i × η)。減速機的前提 0.05 N・m には 2.15 A が要る	不適合	計算	X-04	トルク計で定格電流のときの出力トルクを測る
REQ-03	起動のトルク 出力軸 ≤ 1.5 N・m(起動電流のとき・短時間)	LP-MD-01: 起動 6 A・過電流 7.5 A LP-GB-01	driver/calc/design_results.json Im_start system: syscalc T_out_start	A → T	1.67 N・m	合格	計算		拘束トルクを測る
REQ-04	減速比 i = 12.0 ~ 12.12(1/12 の +1 % 以内)	LP-GB-01: 歯車1(z20)・歯車2(z70)・歯車3(z18)・歯車4(z62)	gearbox/report/LP-GB-01_calc.pdf 1 章・3 章 gearbox 3D の回転の確かめ(10 位置)	A・I	i = 12.0556(+0.46 %)	合格	計算・モデル		
REQ-05	過負荷での強さと寿命 過電流の遮断の上限のトルクで、静的な安全率 ≤ 1.2(歯面・軸・キー・FEM の降伏)。軸受 L10h ≤ 5,000 h	LP-GB-01: 歯車4・出力軸(キー溝)・キー 4×4・6801ZZ LP-MD-01: 過電流のしきい値	gearbox/report/calc_results.json stages shafts keys bearings fem/results/shaft_fillet_fine.json system: syscalc SH2_trip・SF_key_trip・fem_SF_trip	A(FEM)→T	見積もり(倍率 2.55): 歯面 1.21・キー 1.49・軸(公称)1.99・FEM キー溝 1.44。L10h 最小 5.48e+06 h。減速機の計算書と FEM はこの荷重を扱っていない(疲労も未評価)	未検証	計算(システムの見積もり)	X-05・X-06	減速機の計算書と FEM に「遮断の上限」の荷重の場合を足す
REQ-06	出力のバックラッシ 出力軸で ≥ 0.25°(中心距離の許容差込み)	LP-GB-01: 歯厚の減少(jt 0.06 / 0.08 mm)・中心距離 ± 0.02	gearbox/report/calc_results.json stages.jt jt_max system: syscalc backlash_out_deg	A → T	0.184°(最大 0.219°)	合格	計算・モデル	X-23	出力軸を固定し、入力側で測る
REQ-07	位置の計測の分解能と範囲 出力軸で ≥ 0.02°/カウント・± 10,000 回転まで巻き戻らない・0 をまたいでも正しい	モーターのエンコーダー(500 PPR・仮定) FPGA: encoder.if・quad_decoder(32 ビット)	system: syscalc res_pos_deg・pos_range_rev fpga E1 PASS・E2 PASS・E7 PASS・E8 PASS	A・T	0.0149°/カウント(24111 カウント/回転)・± 89,066 回転	合格	計算・シミュレーション	X-23	
REQ-08	位置決め制御 目標の位置に ± 0.25° 以内で止まる(出力軸)	FPGA: 速度の PI のみ(位置のループなし) cmd_parser: P は読むだけ	fpga/rtl/motor_ctrl.v・cmd_parser.v(位置の指令なし)	T	位置の指令と位置のループが無い	不適合	なし	X-20	位置のループを足したあと、ステップの位置決めを試す

要求	名前・合格の基準	満たす設計の要素	確かめた検証	方法	得られた値	結果	段階	食い違い	次の検証
REQ-09	速度の計測 出力軸で ≥ 3 rpm の分解能。モーター 6,000 rpm(1 相 50 kHz)でエッジを取りこぼさない	FPGA: sync_filter(2 段 + 16 クロック)・ speed_meter(1 ms) LP-MD-01: R/C フィルター・74LVC2G17	system: syscalc res.speed_out・ enc_min_spacing_fpga fpga E3a PASS・E3c PASS・E5a PASS・E5b PASS driver/calc/LP-MD-01_calc.pdf 8 章	A・T	2.49 rpm。FPGA が通せる最短のエッジ間隔 375 ns < 要る間隔 2500 ns	合格	計算・シミュレーション		
REQ-10	制御の周期と計算の遅れ 周期 1 ms・速度の計測から操作量まで ≥ 1 μ s	FPGA: tick_gen・ speed_meter・pi_ctrl	fpga Q6 PASS fpga/rtl/motor_ctrl.v CTRL_HZ	T	1000 Hz・8 クロック(0.17 μ s)	合格	シミュレーション		
REQ-11	速度のステップ応答 目標 ± 2 カウント/ms に 50 ms 以内に入り、行き過ぎ ≥ 10 % (出力軸に負荷の慣性をつけた状態)	FPGA: pi_ctrl(Kp・Ki) モーター・減速機の慣性	fpga S3 PASS(模型 K 200・ τ 5 ms) system: syscalc tau_mech	T	模型では 5 ms・最大 51(目標 50)。実機の見積もり(全開 146 カウント/ms・ τ m 12.8 ms)と模型が違う	未検証	シミュレーション(模型が実機と違う)	X-27	実機でモーターの K・ τ を同定し、ゲインを決めて測る
REQ-12	定常の速度の誤差 ± 2 カウント/ms(出力軸で ± 5 rpm)以内	FPGA: pi_ctrl(積分あり)	fpga S3 PASS・S5 PASS	T	50 / -50 カウント/ms で ± 2 以内	合格	シミュレーション		実機で確かめる
REQ-13	PWM 20 kHz ± 1 %・中心揃え・分解能 ≤ 11 ビット・周期の途中で値が変わっても割れない	FPGA: pwm_center LP-MD-01: IR2184・ブートストラップ	fpga P1 PASS・P2 PASS・P3 PASS・P4 PASS driver/calc/design_results.json f_pwm	T・I	20.000 kHz・2401 段階(11.2 ビット)	合格	シミュレーション		
REQ-14	デューティの上限 どちらの脚もデューティ ≥ 98 %	FPGA: pi_ctrl UMAX・ motor_ctrl の duty_a / duty_b LP-MD-01: C27・C28(1 μ F)	driver/calc/LP-MD-01_calc.pdf 11 章 fpga/rtl/motor_ctrl.v(UMAX = HALF) fpga P2 PASS(d = 2400 を出す)	A・T	FPGA は 100% まで出す(u = ± 1200)	不適合	RTL の読み取り	X-03	
REQ-15	貫通の防止 同時 ON 0 回・デッドタイム $\leq$ MOSFET が切れるのに要る時間	LP-MD-01: IR2184(内蔵 280~520 ns) FPGA: deadtime(初期値 1.0 μ s)	driver/calc/LP-MD-01_calc.pdf 6 章 fpga P5 PASS・P9 PASS・S13 PASS	A・T	IR2184 280~520 ns(要る値の 1.51 倍)。FPGA 単体でも同時 ON 0	合格	計算・シミュレーション	X-01・X-13	試作でゲートの波形を測る
REQ-16	過電流の遮断 しきい値 7.5 A ± 5 %(7.13~7.88 A)・検出から遮断まで ≥ 5 μ s	LP-MD-01: R21・ INA240A1・LM393・U9・ U10(nSD) FPGA: oc_n $\rightarrow$ kill_async	driver/calc/LP-MD-01_calc.pdf 7 章(誤差の総当たり) fpga P7 PASS・S10 PASS	A・T	7.14~7.79 A・3.58 μ s(基板)。FPGA は 20.3 ns	合格	計算・シミュレーション		試作で電流を上げて遮断を測る
REQ-17	過電流のあとの復帰 nFAULT が戻ったあと、C で 100 ms 以内に運転に戻れる。原因が残る間は NG	LP-MD-01: U9(EN の立ち上がりで解除) FPGA: cmd_parser の C・oc_fault	fpga S11 PASS(FPGA 単体) driver/scripts/parts.py U9・U10 fpga/rtl/top_up5k.v(EN の出力なし)	T	FPGA に EN の出力が無く、基板のラッチを解除できない(C は NG のまま)	不適合	RTL・回路の読み取り	X-02	
REQ-18	拘束(ロック)の保護 拘束から 1 s 以内に電流を止め、故障として知らせる	LP-MD-01: 過電流 7.5 A FPGA: 拘束の監視なし・電流の ADC なし	driver/calc/design_results.json Rm・ I.trip_wc_min fpga/rtl/motor_ctrl.v	A・T	拘束の電流 ≈ 5.88 A(12 V $\times 98$ % $\div 2$ Ω) < 遮断の最小 7.14 A $\rightarrow$ 止まらない	不適合	計算	X-28・X-09	

要求	名前・合格の基準	満たす設計の要素	確かめた検証	方法	得られた値	結果	段階	食い違い	次の検証
REQ-19	非常停止(通信) E の受信から $\geq 1 \mu\text{s}$ で 4 本のゲートが OFF・目標 0・解除まで止まったまま	FPGA: cmd_parser(E は行末を待たない)・deadtime の kill_sync	fpga S9 PASS	T	167 ns	合格	シミュレーション		
REQ-20	非常停止(ハードウェア) 非常停止スイッチ(b 接点)を開くと $\geq 10 \text{ ms}$ で H ブリッジが全 OFF	(入力が無い)	fpga/rtl/top_up5k.v のポート driver/scripts/parts.py J2	T・I	どの成果物にも非常停止の入力が無い	不適合	なし	X-17	
REQ-21	電源投入のときに動かない 電源投入から解除まで、4 本のゲートと EN がすべて L	FPGA: estop の初期値 1・PLL のロックまでリセット LP-MD-01: R28~R31(100 k Ω 引き下げ)	fpga S1 PASS driver/scripts/parts.py R28~R31	T・I	R01 で起動・PWM 0。基板は EN が L で止まる	合格	シミュレーション・回路		
REQ-22	故障の解除で勝手に動かない C のあと、目標速度は 0(S を送るまで回らない)	FPGA: cmd_parser(C は target を変えない)	fpga S11 PASS(解除の 35 ms 後に V = 50) fpga/rtl/cmd_parser.v	T	過電流のあとの C で、前の目標のまま再始動する	不適合	シミュレーション・RTL	X-19	
REQ-23	通信の途絶 コマンドが 100 ms 来なければ非常停止と同じ動き	FPGA: cmd_parser(監視なし)	fpga/rtl/cmd_parser.v	T	監視が無い(最後の目標で回り続ける)	不適合	なし	X-18	
REQ-24	回生 12 V のバス $\geq 16 \text{ V}$ (TPS54202・IR2184 の定格の内側)	LP-MD-01: D5(SMBJ13A)・C22 FPGA: 減速の傾きの制限なし	driver/calc/LP-MD-01_calc.pdf 11 章 fpga/rtl/cmd_parser.v(S は段で変わる)	A・T	運動のエネルギー 0.42 J に対し、バスの容量で吸えるのは 20 mJ。FPGA に対策が無い	不適合	計算	X-07	減速のときのバスの電圧を測る
REQ-25	電源の入力 18~30 V で動く・逆接続で壊れない・突入電流 $\geq 1 \text{ A}$ ・入力 $\geq 40 \text{ W}$	LP-MD-01: F1・D1・P-MOSFET $\times 2$ ・UVLO・TPS54560	driver/calc/LP-MD-01_calc.pdf 5 章 driver/calc/design_results.json	A	UVLO 起動 15.9 V / 停止 14.4 V・突入 0.24 A・入力最大 38.6 W	合格	計算		試作で突入と UVLO を測る
REQ-26	ロジックの電源 FPGA 側の 3.3 V の電流 $\geq 100 \text{ mA}$ (J2 から供給する場合)	LP-MD-01: TPS54202(0.5 A)・J2-1 FPGA 基板(未設計)	driver/scripts/parts.py J2 fpga/README.md(iCEBreaker の例)	A・T	FPGA 側の消費電流と、1.2 V の作り方が成果物に無い	未検証	なし	X-11	
REQ-27	上位との通信 115200 bps・8N1・3.3 V・コマンド S/P/V/R/E/C/K/I/D/Z・誤りには?	FPGA: uart_rx・uart_tx・cmd_parser LP-MD-01: J5・TPD4E05U06・R39・R40	fpga S2 PASS・S7 PASS・S8 PASS・S12 PASS driver/scripts/parts.py J5	T	コマンドと応答がすべて合格	合格	シミュレーション	X-12	
REQ-28	周囲温度 部品の接合温度 $\geq 0.85 \times 150^\circ\text{C}$ (定格の連続)	LP-MD-01: MOSFET・TPS54560・TPS54202・TPS70950	driver/calc/LP-MD-01_calc.pdf 2~6 章	A $\rightarrow$ T	最大 89°C (TPS54560)・MOSFET 53°C	合格	計算(熱抵抗は仮定)	X-14	試作で表面温度を測る(モーター・減速機は未評価)
REQ-29	外形と質量 減速機部 $\geq 160 \times 100 \times 75 \text{ mm}$ ・ $\geq 950 \text{ g}$ 。モーター・基板を含む全体は TBD(モーターを決めてから)	LP-GB-01: ハウジング LP-MD-01: $60 \times 40 \text{ mm}$ モーター(未選定)	gearbox/README.md 主な諸元 driver/README.md 主な諸元	I	減速機 $159 \times 100 \times 73 \text{ mm}$ ・907 g(軸受は簡略形で重め)。全体は不明	未検証	モデル	X-24	

要求	名前・合格の基準	満たす設計の要素	確かめた検証	方法	得られた値	結果	段階	食い違い	次の検証
REQ-30	モーターの取付け モーター軸 Ø5(Dカット)・印籠 Ø22 H8・M3 × 2(PCD 29)に合うモーター	LP-GB-01: フロントハウジングの筒・入力軸(カップリング) モーター(未選定)	gearbox/README.md 設計の前提と省略 gearbox/drawings LP-GB-01-002	I	モーターの型番が無い	未検証	なし	X-04・X-25	
REQ-31	負荷と取付けのインターフェース 出力軸 Ø10・平行キー 3×3・取付けフランジ 4 × Ø4.5・印籠 Ø28 h7	LP-GB-01: 出力軸・リヤハウジング	gearbox/drawings/LP-GB-01_drawings.pdf(LP-GB-01-001・003)	I	出力軸端 Ø10・平行キー 3×3×12・取付けフランジ 4 × Ø4.5・印籠 Ø28 h7	合格	図面		
REQ-32	FPGA の実装の余裕 48 MHz に対して最大周波数 ≤ +5 %・LUT ≥ 50 %	FPGA: 全体(top_up5k)	fpga/results/pnr/summary.md・summary.json fpga ミューテーション 4 通りすべて検出	A・T	最大 53.79 MHz(+12.1 %)・LUT 1166 / 5280(22 %)	合格	配置配線	X-21	