

システムの設計書

LP-ACT-01 小型の電動アクチュエーター

減速機・駆動基板・制御 FPGA を 1 つの製品として束ねる

文書番号 LP-ACT-01-SYS 改 A

作成日 2026-10-20(日本時間)

作成 YOBITSUGI AI(システムエンジニアリングの見本)

対象 lp-engineering/gearbox・driver・fpga・fem(読むだけ。書き換えていない)

結果 要求 32 件: 合格 17・未検証 5・不適合 **10** / 食い違い・未決定 28 件: 高 8・中 13・低 7 / FMEA 25 件

結論: 3 つの成果物は、それぞれの中では検証が通っている(FPGA 39 / 39 合格・基板の定格の確かめ 195 項目・減速機の干渉 0)。しかし、つないだときに動かない・止められない点が残っている。特に、ゲート信号の形(X-01)・過電流のラッチの解除(X-02)・デューティ 100 % (X-03)・モーターの想定の違い(X-04)・回生(X-07)・極性(X-15)・ハードウェアの非常停止(X-17)・拘束の保護(X-28)。多くは FPGA の RTL の変更で直せる(駆動基板を変えずに済む)。

1. 目的・範囲・根拠のルール

この文書は、別々に作られた 3 つの成果物(と有限要素法の解析)を、1 つの製品 **LP-ACT-01** として束ねる。要求を決め、構成とつながりを定義し、要求から設計・検証・結果までをたどれるようにし、成果物のあいだの食い違いと決まっていな

いことを洗い出す。

根拠のルール

- ・数値は、成果物のファイル(README・計算書・JSON・回路の定義・RTL・pcf・テストの結果)から scripts/sources.py がそのつど読む。手で写さない。
- ・2 つ以上の成果物の値をつなぐ計算(出力のトルク・分解能・バックラッシ・過負荷の強さなど)は scripts/syscalc.py に式を残す(7 章)。
- ・成果物に無い値(モーターの型番・FPGA の基板・全体の外形など)は作らず、「未検証」か「未決定」とした。要求の基準の値だけは、この文書で決めた(根拠を表に書いた)。
- ・モーターはどの成果物にも型番が無いので、駆動基板の計算書の仮定($R = 2 \Omega$ ・ $K_e = 0.025 \text{ V} / \text{rpm}$ ・ $J = 4e-06 \text{ kg} \cdot \text{m}^2$)を使った。

1.1 束ねた成果物

記号	成果物	区分	主な諸元(ファイルから)	使った根拠
GB	LP-GB-01 2 段平歯車減速機	機構	$i = 12.0556$ ・効率 94.6 %・入力 6000 rpm / 0.05 N・m の前提・質量 907 g・外形 159 × 100 × 73 mm	gearbox/: report/calc_results.json・LP-GB-01_calc.pdf・drawings・STEP
MD	LP-MD-01 モーター駆動基板	電気	入力 24 V(18~30 V)・12 V / 3.3 V / 5 V・Hブリッジ(IR2184 × 2)・PWM 20 kHz・過電流 7.5 A でラッチ・60 × 40 mm	driver/: calc/design_results.json・LP-MD-01_calc.pdf・scripts/parts.py・sim/*.json
FP	制御 FPGA(iCE40 UP5K)	論理	48 MHz・エンコーダー 4 通倍・速度 PI(1000 Hz)・中心揃え PWM・UART 115200 bps・検証 39 / 39 合格	fpga/: rtl/*.v・constraints/up5k_sg48.pcf・results/sim・results/pnr
FE	有限要素法の解析(出力軸・リヤハウジング)	解析	出力軸 shaft fillet fine: 定格で σ_{vm} 最大 62.6 MPa・ハウジング 0.27 MPa(README・報告書なし。2026-10-20 22:52 に読んだ値)	fem/: results/*.json・scripts/params_fem.py

fem には README と報告書が無く、結果の JSON は読んでいる間にも書き足されていた。この文書の FEM の値は 2026-10-20 22:52 に読んだもの(X-22)。gearbox-v2(LP-GB-02・ $i = 20.0$)はスクリプトと差分だけで出力が無いので、案としてだけ触れる。

2. システムの構成

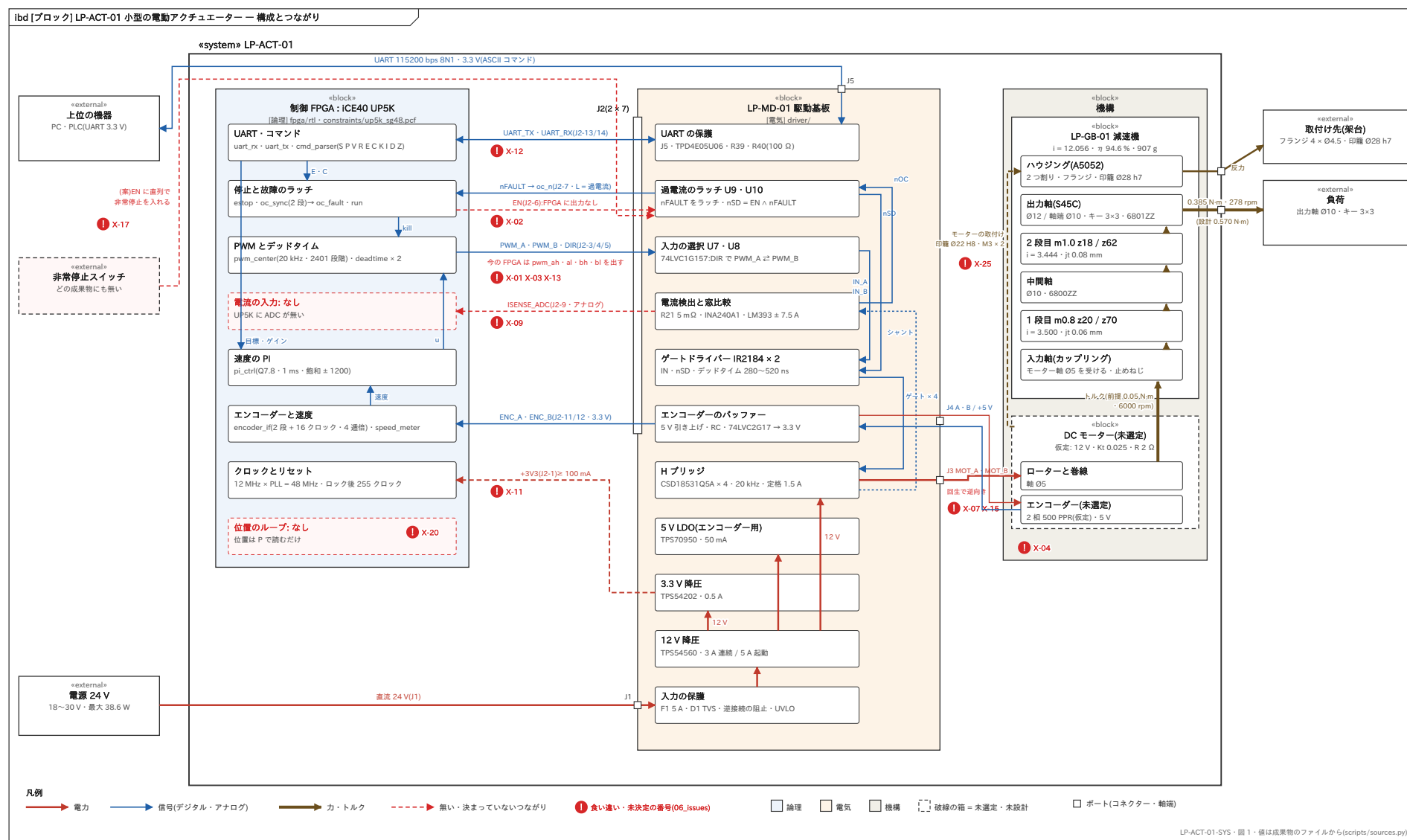


図 1 構成とつながり(SysML の内部ブロック図に近い形・02_architecture.svg)。電力・信号・力を色で分け、無い・決まっていないつながりを赤い破線と番号で示す。

2.1 分け方と役割

区分	要素	役割	境目
外部	上位の機器・電源 24 V・負荷・取付け先・(非常停止スイッチ)	指令・電力・反力	J5(UART)・J1・出力軸・フランジ
論理	制御 FPGA(iCE40 UP5K)	指令の解釈・速度の計測と PI・PWM・停止と故障のラッチ	J2(駆動基板)
電気	LP-MD-01 駆動基板	電源の変換と保護・H ブリッジ・電流検出と過電流のラッチ・エンコーダーの受け	J1～J5
機構	DC モーター(未選定)・エンコーダー・LP-GB-01 減速機	電力 → トルク・減速・位置の検出	J3・J4・出力軸・フランジ

2.2 動きの流れ

上位が UART で目標速度(S)を送る → FPGA がエンコーダーから 1 ms ごとに速度を求め、PI で操作量 u を出す → 中心揃えの PWM(20 kHz) → 駆動基板の IR2184 と H ブリッジがモーターに 12 V の PWM をかける → モーターのトルクを減速機が 12.056 倍にして出力軸へ。過電流は基板の比較器がラッチして nSD で止め、同時に nFAULT で FPGA に知らせる。

3. 要求仕様

検証の方法: A = 解析・計算 / T = 試験(シミュレーションを含む)/ I = 検査 / D = 実証。「A → T」はいまは解析、試作で試験。Excel: 01_requirements.xlsx。

番号	区分	名前	要求	合格の基準(測れる形)	方法	値の根拠
REQ-01	性能 (出力)	出力の回転数	定格トルクで回しているとき、出力軸は決めた回転数以上で回ること。	出力軸 ≤ 480 rpm(定格の負荷・入力 24 V)	A → T	減速機の設計点 497.7 rpm(入力 6000 rpm)
REQ-02	性能 (出力)	定格の出力トルク	連続で出せる出力軸のトルクが、決めた値以上であること。	出力軸 ≤ 0.55 N・m(連続・周囲 50 °C)	A → T	減速機の設計点 0.570 N・m
REQ-03	性能 (出力)	起動のトルク	起動のときに、短時間、決めたトルク以上を出せること。	出力軸 ≤ 1.5 N・m(起動電流のとき・短時間)	A → T	駆動基板の起動電流 6 A
REQ-04	性能 (出力)	減速比	全体の減速比が狙い(1/12)に近いこと。	$i = 12.0 \sim 12.12$ (1/12 の +1 % 以内)	A・I	減速機の狙い 1/12
REQ-05	性能 (出力)	過負荷での強さと寿命	過電流で止まる直前の最大のトルクでも、歯車・軸・キーが壊れないこと。定格で軸受の寿命が足りること。	過電流の遮断の上限のトルクで、静的な安全率 ≤ 1.2 (歯面・軸・キー・FEM の降伏)。軸受 $L_{10h} \leq 5,000$ h	A(FEM) → T	遮断の上限 7.79 A → 出力 2.18 N・m。減速機の強度計算は入力 0.075 N・m($\times K_s$)まで
REQ-06	性能 (位置)	出力のバックラッシュ	出力軸のがた(バックラッシュ)が、決めた角度以下であること。	出力軸で $\geq 0.25^\circ$ (中心距離の許容差込み)	A → T	位置の確かさの要求(REQ-08)と合わせて決めた
REQ-07	性能 (位置)	位置の計測の分解能と範囲	出力軸の位置を、決めた分解能で、巻き戻らずに数えられること。	出力軸で $\geq 0.02^\circ$ /カウント・ $\pm 10,000$ 回転まで巻き戻らない・0 をまたいでも正しい	A・T	エンコーダー 500 PPR $\times 4$ 通倍 $\times i$
REQ-08	性能 (位置)	位置決め制御	上位が目標の位置を送ると、出力軸がその位置に止まること。	目標の位置に $\pm 0.25^\circ$ 以内で止まる(出力軸)	T	アクチュエーターとしての基本の機能
REQ-09	性能 (速度)	速度の計測	出力軸の速度を、決めた分解能で、最高回転数まで取りこぼさずに計れること。	出力軸で ≥ 3 rpm の分解能。モーター 6,000 rpm(1 相 50 kHz)でエッジを取りこぼさない	A・T	駆動基板の最高回転数の仮定 6000 rpm
REQ-10	性能 (速度)	制御の周期と計算の遅れ	速度の制御を一定の周期で回し、計算の遅れが小さいこと。	周期 1 ms・速度の計測から操作量まで ≥ 1 μ s	T	FPGA の設計(CTRL.HZ)
REQ-11	性能 (速度)	速度のステップ応答	目標の速度を変えたとき、決めた時間で落ち着き、行き過ぎが小さいこと。	目標 ± 2 カウント/ms に 50 ms 以内に入り、行き過ぎ ≥ 10 %(出力軸に負荷の慣性をつけた状態)	T	アクチュエーターの応答の目安
REQ-12	性能 (速度)	定常の速度の誤差	一定の速度で回しているときの誤差が小さいこと。	± 2 カウント/ms(出力軸で ± 5 rpm)以内	T	速度の分解能(REQ-09)の 2 倍
REQ-13	電気	PWM	モーターの電圧を、決めた周波数と分解能の PWM で作ること。	20 kHz ± 1 %・中心揃え・分解能 ≤ 11 ビット・周期の途中で値が変わっても割れない	T・I	駆動基板の計算 f_pwm 20 kHz
REQ-14	電気	デューティの上限	ハイサイドのブートストラップが空にならないよう、デューティに上限を設けること。	どちらの脚もデューティ ≥ 98 %	A・T	デューティ 100 % は使わない(ブートストラップの再充電のため最大 98 %)
REQ-15	保護・安全	貫通の防止	同じ脚のハイサイドとローサイドが同時に ON にならないこと。	同時 ON 0 回・デッドタイム $\leq$ MOSFET が切れるのに要る時間	A・T	駆動基板の要るデッドタイム 185 ns
REQ-16	保護・安全	過電流の遮断	モーターの電流が決めた値を超えたら、すぐにゲートを止めること。	しきい値 7.5 A ± 5 %(7.13~7.88 A)・検出から遮断まで ≥ 5 μ s	A・T	起動 6 A の 1.25 倍
REQ-17	保護・安全	過電流のあとの復帰	原因が消えたら上位の指令で解除して再開でき、原因が残る間は解除しないこと。	nFAULT が戻ったあと、C で 100 ms 以内に運転に戻る。原因が残る間は NG	T	FPGA は nFAULT = L を見たら EN を L にして原因を取り除き、EN を L → H にして再開する

番号	区分	名前	要求	合格の基準(測れる形)	方法	値の根拠
REQ-18	保護・安全	拘束(ロック)の保護	出力軸が拘束されても、モーターと基板が壊れる前に止めること。	拘束から 1 s 以内に電流を止め、故障として知らせる	A・T	拘束の電流は過電流のしきい値より小さい
REQ-19	保護・安全	非常停止(通信)	上位から非常停止を送ったら、すぐにゲートを止め、目標を 0 にすること。	E の受信から $\geq 1 \mu\text{s}$ で 4 本のゲートが OFF・目標 0・解除まで止まったまま	T	FPGA の設計
REQ-20	保護・安全	非常停止(ハードウェア)	通信や FPGA に頼らない非常停止の入力で、モーターの電流を止めること。	非常停止スイッチ(b 接点)を開くと $\geq 10 \text{ ms}$ で H ブリッジが全 OFF	T・I	機械の安全の基本(通信が切れても止められる)
REQ-21	保護・安全	電源投入のときに動かない	電源を入れた直後・リセットの直後は止まっていて、明示の解除まで動かないこと。	電源投入から解除まで、4 本のゲートと EN がすべて L	T・I	FPGA の設計・基板の引き下げ
REQ-22	保護・安全	故障の解除で勝手に動かない	故障の解除だけでは動き出さず、新しい目標を送ってから動くこと。	C のあと、目標速度は 0(S を送るまで回らない)	T	予期しない再始動を防ぐ
REQ-23	保護・安全	通信の途絶	上位からの通信が途絶えたら止めること。	コマンドが 100 ms 来なければ非常停止と同じ動き	T	上位の機器の故障・ケーブルの外れへの備え
REQ-24	保護・安全	回生	減速・逆転・外から回されたときに、12 V のバスが部品の定格を超えないこと。	12 V のバス $\geq 16 \text{ V}$ (TPS54202・IR2184 の定格の内側)	A・T	減速の回生で 12 V が上がる。FPGA 側で減速の傾きを抑えるか、両ローサイドのブレーキ。D5 は最後の守り
REQ-25	電源	電源の入力	24 V の電源で動き、電源の異常から守られること。	18~30 V で動く・逆接続で壊れない・突入電流 $\geq 1 \text{ A}$ ・入力 $\geq 40 \text{ W}$	A	駆動基板の仕様
REQ-26	電源	ロジックの電源	FPGA を含むロジックの 3.3 V の供給の分担が決まり、足りること。	FPGA 側の 3.3 V の電流 $\geq 100 \text{ mA}$ (J2 から供給する場合)	A・T	J2 の +3V3 は 100 mA まで(駆動基板)
REQ-27	通信	上位との通信	上位の機器と UART の文字のコマンドでやりとりできること。	115200 bps・8N1・3.3 V・コマンド S/P/V/R/E/C/K/I/D/Z・誤りには ?	T	FPGA の設計
REQ-28	環境	周囲温度	周囲 50 °C で定格の連続運転ができること。	部品の接合温度 $\geq 0.85 \times 150 \text{ °C}$ (定格の連続)	A → T	駆動基板の前提 Ta 50 °C
REQ-29	物理	外形と質量	全体の外形と質量が、決めた範囲に入ること。	減速機部 $\geq 160 \times 100 \times 75 \text{ mm}$ ・ $\geq 950 \text{ g}$ 。モーター・基板を含む全体は TBD(モーターを決めてから)	I	減速機の外形と、モーター・基板の追加
REQ-30	物理	モーターの取付け	モーターが減速機に、決めた形で付くこと。	モーター軸 $\varnothing 5$ (Dカット)・印籠 $\varnothing 22 \text{ H}8 \cdot \text{M}3 \times 2$ (PCD 29) に合うモーター	I	モーター軸 $\varnothing 5$ (Dカット・止めねじ M3)・印籠 $\varnothing 22 \text{ H}8 \cdot \text{M}3 \times 2 \cdot \text{PCD} 29$
REQ-31	物理	負荷と取付けのインターフェース	負荷と、取付ける先とのつなぎ方が決まっていること。	出力軸 $\varnothing 10$ ・平行キー 3×3・取付けフランジ $4 \times \varnothing 4.5$ ・印籠 $\varnothing 28 \text{ h}7$	I	減速機の図面
REQ-32	実装	FPGA の実装の余裕	FPGA が決めたクロックで余裕を持って動き、資源に余裕があること。	48 MHz に対して最大周波数 $\leq +5 \%$ ・LUT $\geq 50 \%$	A・T	将来の機能(位置のループ・監視)を入れる余地

4. インターフェース(J2: 駆動基板 ↔ FPGA)

全部の表(FPGA だけのポート・電力と機構のインターフェース・UART のコマンド・pcf の案)は 03_interfaces.xlsx。

J2	ネット	向き(基板)	電圧・論理	速さ	FPGA(今)	ピン	判定	番号	提案の FPGA のポート	提案のピン
1	+3V3	出力(電源)	+3.3 V(3.293 V)・ ≥ 100 mA	直流	—	—	未決定	X-11	(つながない か 受ける)	—
2	GND	—	0 V	—	—	—	一致		GND	—
3	PWM_A	入力	3.3 V CMOS・H = ハイサイド ON(IR2184 IN)・100 k Ω 引き下げ	20 kHz	pwm_ah	4	不一致	X-01	pwm_a(理想の PWM・A 相)	4
4	PWM_B	入力	3.3 V CMOS・H = ハイサイド ON(IR2184 IN)・100 k Ω 引き下げ	20 kHz	pwm_bh	47	不一致	X-01	pwm_b(理想の PWM・B 相)	47
5	DIR	入力	3.3 V CMOS・H で PWM_A と PWM_B を入れ替え・100 k Ω 引き下げ	静的	—	—	不一致	X-01	dir(0 固定)	2
6	EN	入力	3.3 V CMOS・L で全 OFF(nSD)・L → H で過電流のラッチを解除・100 k Ω 引き下げ	事象	—	—	不一致	X-02	en(= 運転中 かつ 過電流なし)	45
7	nFAULT	出力	3.3 V CMOS(74LVC1G74 の Q)・L = 過電流でラッチ中	事象	oc_n	34	要変更	X-02	oc_n(Low で有効・プルアップ)	34
8	GND	—	0 V	—	—	—	一致		GND	—
9	ISENSE_ADC	出力(アナログ)	0~3.3 V・0 A で 1.65 V・0.1 V/A(− 16.4~+ 14.5 A)	帯域 1.6 kHz	—	—	未決定	X-09	(外付けの ADC)	—
10	GND	—	0 V	—	—	—	一致		GND	—
11	ENC_A_O	出力	3.3 V CMOS(74LVC2G17 のシュミット + 33 Ω)	≥ 50 kHz / 相	enc_a	43	一致		enc_a(プルアップ)	43
12	ENC_B_O	出力	3.3 V CMOS(74LVC2G17 のシュミット + 33 Ω)	≥ 50 kHz / 相	enc_b	38	一致		enc_b(プルアップ)	38
13	UART_TX	入力(FPGA → 上位)	3.3 V CMOS・UART 8N1	115200 bps	uart_tx	9	要確認	X-12	uart_tx	9
14	UART_RX	出力(上位 → FPGA)	3.3 V CMOS・UART 8N1	115200 bps	uart_rx	6	要確認	X-12	uart_rx(プルアップ)	6

14 本のうち、そのまま一致するのは GND 3 本とエンコーダー 2 本だけ。FPGA の pwm_a・pwm_b・LED・clk12 は J2 に相手が無い。FPGA の I/O の電圧(3.3 V)は pcf にも RTL にも書かれていない(iCEBreaker の例による前提)。

5. 状態遷移(FPGA の RTL から)

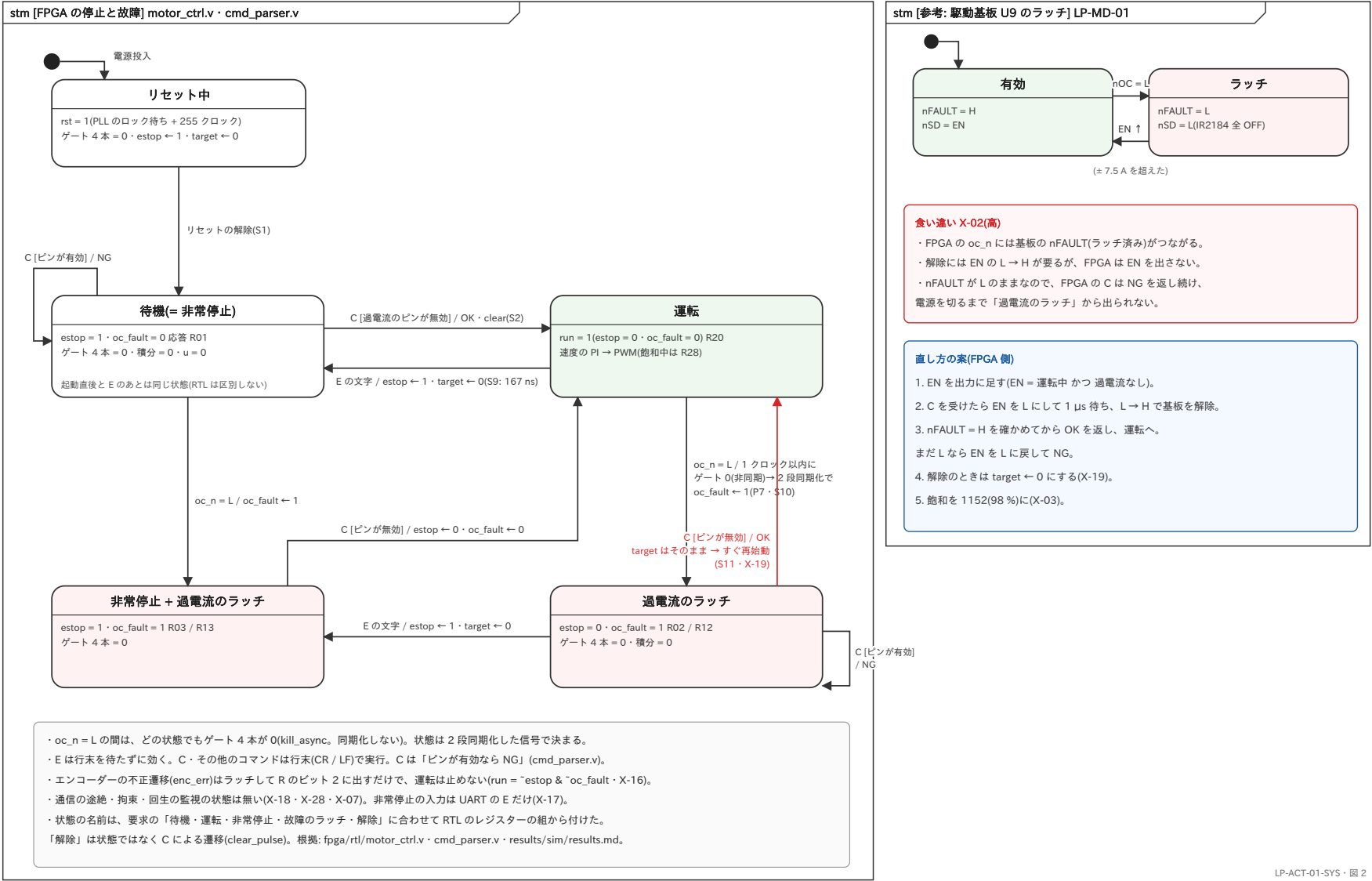


図 2 停止と故障の状態遷移(04_state_machine.svg)。右は参考に描いた駆動基板のラッチ。

5.1 状態と遷移の表

状態	レジスタの値	出力	R の応答
リセット中	rst = 1(PLL のロック待ち + 255 クロック)	4 本とも 0	—
待機(= 非常停止)	estop = 1・oc_fault = 0	4 本とも 0・積分 0・u = 0	R01
運転	estop = 0・oc_fault = 0(run = 1)	PI → PWM	R20(飽和中 R28)
過電流のラッチ	estop = 0・oc_fault = 1	4 本とも 0	R02(ピンがまだ有効なら R12)
非常停止 + 過電流のラッチ	estop = 1・oc_fault = 1	4 本とも 0	R03 / R13

前	後	きっかけ	条件	動作	根拠
電源投入	リセット中	PLL のロック			top_up5k.v
リセット中	待機(= 非常停止)	リセットの解除		estop ← 1・target ← 0	cmd_parser.v・S1
待機(= 非常停止)	運転	C	過電流のピンが無効	estop ← 0・clear_pulse・OK	S2
待機(= 非常停止)	待機(= 非常停止)	C	過電流のピンが有効	NG	S11
運転	待機(= 非常停止)	E の文字		estop ← 1・target ← 0(行末を待たない)	S9
運転	過電流のラッチ	oc.n = L		1 クロック以内にゲート 0(非同期)→ 2 段同期化で oc_fault ← 1	P7・S10
待機(= 非常停止)	非常停止 + 過電流のラッチ	oc.n = L		oc_fault ← 1	RTL
過電流のラッチ	非常停止 + 過電流のラッチ	E の文字		estop ← 1・target ← 0	RTL
過電流のラッチ	運転	C	過電流のピンが無効	oc_fault ← 0・target はそのまま(X-19)	S11
非常停止 + 過電流のラッチ	運転	C	過電流のピンが無効	estop ← 0・oc_fault ← 0	RTL

6. トレーサビリティ(要約)

全文(設計の要素・検証の ID・次の検証)は 05_traceability.xlsx と 05_traceability.pdf。

要求	名前	得られた値	結果	根拠の段階	食い違い
REQ-01	出力の回転数	278 rpm(12 V・デューティ 98 %・1.5 A。無負荷 363 rpm)	不適合	計算	X-04
REQ-02	定格の出力トルク	0.385 N・m(Kt 0.025 × (1.5 − 0.15) A × i × η)。減速機的前提 0.05 N・m には 2.15 A が必要	不適合	計算	X-04
REQ-03	起動のトルク	1.67 N・m	合格	計算	
REQ-04	減速比	i = 12.0556(+0.46 %)	合格	計算・モデル	
REQ-05	過負荷での強さと寿命	見積もり(倍率 2.55): 歯面 1.21・キー 1.49・軸(公称)1.99・FEM キー溝 1.44。L10h 最小 5.48e+06 h。減速機の計算書と FEM はこの荷重を扱っていない(疲労も未評価)	未検証	計算(システムの見積もり)	X-05・X-06
REQ-06	出力のバックラッシ	0.184°(最大 0.219°)	合格	計算・モデル	X-23
REQ-07	位置の計測の分解能と範囲	0.0149°/カウント(24111 カウント/回転)± 89,066 回転	合格	計算・シミュレーション	X-23
REQ-08	位置決め制御	位置の指令と位置のループが無い	不適合	なし	X-20
REQ-09	速度の計測	2.49 rpm。FPGA が通せる最短のエッジ間隔 375 ns < 要る間隔 2500 ns	合格	計算・シミュレーション	
REQ-10	制御の周期と計算の遅れ	1000 Hz・8 クロック(0.17 μs)	合格	シミュレーション	
REQ-11	速度のステップ応答	モデルでは 5 ms・最大 51(目標 50)。実機の見積もり(全開 146 カウント/ms・τm 12.8 ms)とモデルが違う	未検証	シミュレーション(モデルが実機と違う)	X-27
REQ-12	定常の速度の誤差	50 / −50 カウント/ms で ± 2 以内	合格	シミュレーション	
REQ-13	PWM	20.000 kHz・2401 段階(11.2 ビット)	合格	シミュレーション	
REQ-14	デューティの上限	FPGA は 100% まで出す(u = ± 1200)	不適合	RTL の読み取り	X-03
REQ-15	貫通の防止	IR2184 280~520 ns(要る値の 1.51 倍)。FPGA 単体でも同時 ON 0	合格	計算・シミュレーション	X-01・X-13
REQ-16	過電流の遮断	7.14~7.79 A・3.58 μs(基板)。FPGA は 20.3 ns	合格	計算・シミュレーション	
REQ-17	過電流のあとの復帰	FPGA に EN の出力が無く、基板のラッチを解除できない(C は NG のまま)	不適合	RTL・回路の読み取り	X-02
REQ-18	拘束(ロック)の保護	拘束の電流 ≈ 5.88 A(12 V × 98 % ÷ 2 Ω) < 遮断の最小 7.14 A → 止まらない	不適合	計算	X-28・X-09
REQ-19	非常停止(通信)	167 ns	合格	シミュレーション	
REQ-20	非常停止(ハードウェア)	どの成果物にも非常停止の入力が無い	不適合	なし	X-17
REQ-21	電源投入のときに動かない	R01 で起動・PWM 0。基板は EN が L で止まる	合格	シミュレーション・回路	
REQ-22	故障の解除で勝手に動かない	過電流のあとの C で、前の目標のまま再始動する	不適合	シミュレーション・RTL	X-19
REQ-23	通信の途絶	監視が無い(最後の目標で回り続ける)	不適合	なし	X-18

要求	名前	得られた値	結果	根拠の段階	食い違い
REQ-24	回生	運動のエネルギー 0.42 J に対し、バスの容量で吸えるのは 20 mJ。FPGA に対策が無い	不適合	計算	X-07
REQ-25	電源の入力	UVLO 起動 15.9 V / 停止 14.4 V・突入 0.24 A・入力最大 38.6 W	合格	計算	
REQ-26	ロジックの電源	FPGA 側の消費電流と、1.2 V の作り方が成果物に無い	未検証	なし	X-11
REQ-27	上位との通信	コマンドと応答がすべて合格	合格	シミュレーション	X-12
REQ-28	周囲温度	最大 89 °C(TPS54560)・MOSFET 53 °C	合格	計算(熱抵抗は仮定)	X-14
REQ-29	外形と質量	減速機 159 × 100 × 73 mm・907 g(軸受は簡略形で重め)。全体は不明	未検証	モデル	X-24
REQ-30	モーターの取付け	モーターの型番が無い	未検証	なし	X-04・X-25
REQ-31	負荷と取付けのインターフェース	出力軸端 Ø10・平行キー 3×3×12・取付けフランジ 4 × Ø4.5・印籠 Ø28 h7	合格	図面	
REQ-32	FPGA の実装の余裕	最大 53.79 MHz(+12.1 %)・LUT 1166 / 5280(22 %)	合格	配置配線	X-21

7. システムとしての計算

成果物の値をつないで出力軸での性能と強度を見積もる。式と入力の出典は下の表(scripts/syscalc.py)。

トルクと回転数: モーターは駆動基板の仮定。12 V・デューティ 98 %・定格 1.5 A で、出力 0.385 N・m・278 rpm。減速機の設計点(0.570 N・m・498 rpm)に届かない(X-04)。 強度: 減速機の計算書の安全率は、入力 $0.05\text{ N}\cdot\text{m} \times K_s 1.5 = 0.075\text{ N}\cdot\text{m}$ のときの値。過電流の遮断の上限 (7.79 A)ではモーターが 0.191 N・m を出しうるので 2.55 倍とし、接触応力は $\sqrt{T}$、または T に比例するとして安全率を割り戻した(K_v は同じとした)。FEM は定格(出力 0.570 N・m)の線形解析なので、出力トルクの比で拡大した。 バックラッシ: 各段の円周バックラッシ j_t を大歯車のピッチ円の半径で割って角度にし、1 段目は 2 段目の減速比で割って出力軸へ足した。			
---	--	--	--

名前	値	式	入力の出典
T_outRated	0.385 N・m	$K_t \cdot (I_{\text{定格}} - I_0) \cdot i \cdot \eta$	md_Ke: driver/calc/design_results.json: values.Ke md_ImRated: driver/calc/design_results.json: values.ImRated md_I0m: driver/calc/design_results.json: values.I0m gb_ratio: gearbox/report/calc_results.json: ratio gb_eta: gearbox/report/calc_results.json: eta
n_outRated	278 rpm	モーター定格 / i	gb_ratio: gearbox/report/calc_results.json: ratio
n_outNoLoad	363 rpm	モーター無負荷 / i	gb_ratio: gearbox/report/calc_results.json: ratio
I_for_gb_T	2.15 A	$T_{\text{in}}(\text{減速機の前提}) / K_t + I_0$ 減速機の前提 0.05 N・m を出すのに要するモーター電流	gb_Tin: gearbox/report/calc_results.json: input.T md_Ke: driver/calc/design_results.json: values.Ke md_I0m: driver/calc/design_results.json: values.I0m
T_outStart	1.67 N・m	$K_t \cdot (I_{\text{起動}} - I_0) \cdot i \cdot \eta$	md_ImStart: driver/calc/design_results.json: values.ImStart gb_ratio: gearbox/report/calc_results.json: ratio gb_eta: gearbox/report/calc_results.json: eta
T_outTrip	2.18 N・m	$K_t \cdot (I_{\text{遮断の最大}} - I_0) \cdot i \cdot \eta$	md_ItripWcMax: driver/calc/design_results.json: values.ItripWcMax gb_ratio: gearbox/report/calc_results.json: ratio gb_eta: gearbox/report/calc_results.json: eta
tau_mech	12.8 ms	$R \cdot J / (K_e \cdot K_t)$ (機械の時定数)	md_Rm: driver/calc/design_results.json: values.Rm md_Jm: driver/calc/design_results.json: values.Jm md_Ke: driver/calc/design_results.json: values.Ke
res_pos_deg	0.0149 ° / カウント	$360 / (4 \cdot \text{PPR} \cdot i)$	md_PPR: driver/calc/design_results.json: values.PPR gb_ratio: gearbox/report/calc_results.json: ratio
res_speed_out	2.49 rpm	$1 \text{ カウント/ms} \div (4 \cdot \text{PPR}) \times 60 \div i$	md_PPR: driver/calc/design_results.json: values.PPR gb_ratio: gearbox/report/calc_results.json: ratio fp_CTRL_HZ: fpga/rtl/motor_ctrl.v: parameter CTRL_HZ
pos_range_rev	89,066 回転	$2^{31} / (4 \cdot \text{PPR} \cdot i)$	md_PPR: driver/calc/design_results.json: values.PPR gb_ratio: gearbox/report/calc_results.json: ratio
enc_min_spacing_fpga	375 ns	$(2 + \text{FILTER_CYCLES}) / f_{\text{clk}}$ (フィルタを通れる最短のエッジ間隔)	fp_FILTER: fpga/rtl/motor_ctrl.v: parameter FILTER_CYCLES fp_CLK_HZ: fpga/rtl/motor_ctrl.v: parameter CLK_HZ
backlash_out_deg	0.184 °	$j_{t1} / (d_{21} / 2) / i_2 + j_{t2} / (d_{22} / 2)$ (円周バックラッシを出力軸の角度へ)	gb jt1: gearbox/report/calc_results.json: stages[0].jt (円周バックラッシ・設計) gb d2_1: gearbox/report/calc_results.json: stages[0].d2 (大歯車の基準円直径) gb jt2: gearbox/report/calc_results.json: stages[1].jt (円周バックラッシ・設計) gb d2_2: gearbox/report/calc_results.json: stages[1].d2 (大歯車の基準円直径) gb_ratio: gearbox/report/calc_results.json: ratio
backlash_out_deg_max	0.219 °	同上 (中心距離の許容差込みの最大)	gb jtmax1: gearbox/report/calc_results.json: stages[0].jt_max (中心距離の許容差込み) gb jtmax2: gearbox/report/calc_results.json: stages[1].jt_max (中心距離の許容差込み)
backlash_counts	14.7 カウント	バックラッシの最大 / 位置の分解能	—
T_design_peak	0.075 N・m	$T_{\text{in}} \times K_s$ (減速機の強度計算が見込んだ入力トルク)	gb_Tin: gearbox/report/calc_results.json: input.T gb_Ks: gearbox/report/calc_results.json: stages[1].Ks (使用係数・強度の計算に掛けてある)
k_trip	2.55 倍	モーターのトルク / ($T_{\text{in}} \cdot K_s$)	—

名前	値	式	入力の出典
SH2_trip	1.21	$SH \div \sqrt{k}$ (接触応力は $\sqrt{T}$ に比例・ K_v は同じとした)	gb.SH2: gearbox/report/calc_results.json: stages[1].SH(歯面の接触の安全率)
SF_key_trip	1.49	$SF \div k$ (面圧は T に比例)	gb_key_SF_min: gearbox/report/calc_results.json: keys「歯車4 — 出力軸」.SF_p(最小)
SF_shaft_trip	1.99	$SF \div k$ (ねじり応力は T に比例)	gb_shaft_SF_min: gearbox/report/calc_results.json: shafts「出力軸 (軸端 有効 Ø8.2)」.SF(最小)
SF_bend_trip	5.5	$SF \div k$	gb.SFbend1: gearbox/report/calc_results.json: stages[0].bend.*.SF の小さい方 gb.SFbend2: gearbox/report/calc_results.json: stages[1].bend.*.SF の小さい方
fem_vm_trip	239 MPa	FEM の $vm_max \times T$ 出力 / 0.570	fem.shaft_vm: fem/results/shaft_fillet_fine.json: vm_max(定格・段とキー溝の底に丸みあり) fem.T: fem/results/shaft_fillet_fine.json: loads.key_gear.Mz
fem_SF_trip	1.44	σ_y (S45C 焼ならし) / vm (静的な降伏)	fem.sy_S45C: fem/scripts/params.fem.py: MATERIALS[S45C].sy(焼ならしの下限)
fem_conv_pct	4.5 %	(細かい — 中) / 細かい	fem.shaft_seq: fem/results/shaft_fillet_{coarse,medium,fine}.json: vm_max
fem_vs_hand	4.5 倍	FEM の最大 / 手計算のキー溝の応力の最大	fem.shaft_vm: fem/results/shaft_fillet_fine.json: vm_max(定格・段とキー溝の底に丸みあり) fem.hand_key_peak: fem/results/hand_calc.json: sections(キー溝).vm_peak の最大
fpga_duty_max	1.00	$(HALF + UMAX) / PERIOD$	fpga.UMAX: fpga/rtl/motor_ctrl.v: pi_ctrl #(.UMAX(HALF)), HALF = PERIOD/2 fpga.CLK_HZ: fpga/rtl/motor_ctrl.v: parameter CLK_HZ fpga.PWM_HZ: fpga/rtl/motor_ctrl.v: parameter PWM_HZ
umax_98	1152	floor($0.98 \cdot 2400 - 1200$) を 16 の倍数に pi_ctrl の UMAX は 16 の倍数	—
u_start_max	960	$D_start \times HALF$ (起動時の $ u $ の上限の換算)	md.D_start: driver/calc/design_results.json: values.D_start
E_kin	0.420 J	$\frac{1}{2} \cdot J \cdot \omega$ 無負荷 ²	md.Jm: driver/calc/design_results.json: values.Jm
E_cap16	20.1 mJ	$\frac{1}{2} \cdot C_{12} \cdot (16^2 - 12^2)$ (12 V のバスの容量だけで 16 V まで)	md.C12_tot: driver/calc/design_results.json: values.C12_tot
bus_rise_V	50 V	$\sqrt{(12^2 + 2E/C)}$ (すべてバスに戻ったとき・TVS なし)	—

7.1 FEM の結果の使い方

出力軸 (shaft_fillet_fine・キー溝の底 R0.16・段 R0.3～0.5 を仮定) の vm の最大は 62.6 MPa (メッシュ 粗い → 中 → 細かい: 52.5 → 59.8 → 62.6 MPa)。最後の細分化でも 4.5 % 変わり、まだ収束しきっていない。手計算 (応力集中込み) の 13.9 MPa の 4.5 倍で、差の理由は fem に書かれていない (X-06)。判定には大きい方 (FEM) を使った。解析の道具の確かめ (片持ち梁 -0.79 %・ねじり -0.001 %) は通っている。リヤハウジングの vm は 0.27 MPa (A5052 の耐力 160 MPa に対して十分小さい)。

8. 食い違いと決まっていないこと

重要度: 高 = 安全か基本の機能が成り立たない / 中 = 性能・信頼性の要求を満たさない恐れ / 低 = 文書・確かめ。Excel: 06_issues.xlsx。

番号	重要度	どこどこ	名前	事実(成果物に書いてあること)	影響	直し方の案	直す側
X-01	高	FPGA ↔ 駆動基板	ゲート信号の形と本数の意味	FPGA は 4 本のゲート信号を直接出す(pwm_ah・pwm_al・pwm_bh・pwm_bl, 1 = ON・相補・デッドタイムつき)。駆動基板の J2 は PWM_A・PWM_B・DIR・EN を受け、U7・U8 で入れ替えて IR2184 の IN(1 = ハイ・0 = ロー)と nSD に入れる(符号+大きさの駆動)。	本数が同じ 4 本なので取り換えやすい。そのままつなぐと EN が来ず動かないか、DIR・EN にゲート信号が入り予期しない動きになる。停止のとき FPGA は「全 OFF = 惰性」のつもりでも、IN = L はローサイド ON(ブレーキ)になる。	FPGA を直す(推奨): 最上位に PWM_A = pwm_a(デッドタイム前の理想の PWM)・PWM_B = pwm_b・DIR = 0 固定・EN = run かつ過電流でない、を出す。deadtime は使わない(IR2184 の 280~520 ns に任せる)。停止は EN = L(nSD)で全 OFF にする。基板は変えない。	fpga
X-02	高	FPGA ↔ 駆動基板	過電流のラッチを解除できない	基板の U9(74LVC1G74)は過電流で nFAULT = L にラッチし、EN の L → H でだけ解除する(計算書 11 章)。FPGA には EN の出力が無い。FPGA の C は「過電流のピン(oc_n)が有効なら NG」なので、nFAULT が L のままだと永遠に NG。	一度でも過電流が起きると、電源を切るまで再開できない。	FPGA を直す: EN の出力を足す。C を受けたら EN を L にして 1 μs 以上待ち、L → H で基板のラッチを解除し、nFAULT = H を確かめてから運転に戻す。「ピンが有効なら NG」の判定は、EN を上げたあとの nFAULT で行う。	fpga
X-03	高	FPGA ↔ 駆動基板	デューティの上限	基板: デューティ 100 % は使わない(ブートストラップの再充電のため最大 98 %)。FPGA: u = ± 1200 まで出し、片方の脚がデューティ 100 %(2400 / 2400)になる。	飽和が続くとハイサイドのブートストラップが下がり(保持 約 11.5 ms)、MOSFET が半オンで発熱する。	FPGA を直す: pi_ctrl の UMAX を 1152(98 %・16 の倍数)にする。tb_pi・tb_system の期待値も直す。	fpga
X-04	高	減速機 ↔ 駆動基板 (モーター)	モーターの想定が違う	減速機: 入力 6000 rpm・0.05 N・m・軸 Ø5。駆動基板: 12 V・定格 1.5 A・Ke = Kt = 0.025(無負荷 約 4500 rpm の仮定)・R 2 Ω。どちらもモーターの型番が無い。	出力は定格で 0.385 N・m・278 rpm になり、減速機の設計点 0.570 N・m・498 rpm に届かない。0.05 N・m を出すには 2.15 A が要る(基板の定格 1.5 A を超える)。	システムで決める: まずモーターを選んで型番を決める。そのうえで (a) 減速機的前提を選んだモーターに合わせて直す、(b) 要求 REQ-01・02 を下げる、(c) gearbox-v2(i = 20.0)でトルクを上げる、のどれかにする。(c) を選ぶなら、出力の回転数が下がること(REQ-01)と、v2 の計算書がまだ無いことに注意する。	system(+ gearbox・driver)
X-05	中	減速機・FEM ↔ 駆動基板	トルクと軸の強さ(荷重の場合が足りない)	減速機の強度計算と FEM は、入力 0.05 N・m × Ks 1.5 まで。基板は 7.79 A まで流せるので、出力 2.18 N・m(2.55 倍)まで出うる。	見積りの安全率: 歯面 1.21・キー 1.49・FEM のキー溝 1.44(S45C 焼ならし σy 345 MPa)。拘束と起動の繰り返しの疲労は誰も評価していない。	減速機と FEM を直す: 荷重の場合に「過電流の遮断の上限(モーター 0.191 N・m)」と「起動(0.146 N・m)×回数」を加え、疲労も見ると。足りなければ、軸を調質(σy ≤ 490 MPa)にするか、基板のしきい値を下げる。	gearbox・fem
X-06	中	FEM ↔ 減速機の計算書	FEM と手計算の差・メッシュの収束	出力軸のキー溝の vm: FEM 62.6 MPa、手計算(応力集中込み)13.9 MPa(4.5 倍)。最後のメッシュの細分化で 4.5 % 変わる。fem には README・報告書が無く、結果のファイルは読んでいる間にも書き足されていた(2026-10-20 22:52 に読んだ)。	どちらの値で判定するかが決まらない。差の理由(キーの側面の荷重の入れ方・溝の深さ)が説明されていない。	fem を直す: 報告書で差の理由を説明し、収束(外挿)を示す。判定は大きい方(FEM)を使う。	fem
X-07	高	駆動基板 ↔ FPGA	回生の扱い	基板: 減速の回生で 12 V が上がる。FPGA 側で減速の傾きを抑えるか、両ローサイドのブレーキ。D5 は最後の守り。FPGA: S は段で変わり、PI は逆向きに最大まで出せる。減速の傾きの制限もブレーキの動きも無い。	運動のエネルギー 0.42 J が全部戻ると、計算ではバスが 50 V まで上がりうる(D5 のクランプ 21.5 V に頼る)。IR2184 の VCC の絶対最大 25 V・TPS54202 の 28 V に近い。	FPGA を直す(まず): 目標速度の傾きの制限(加減速の上限)と、回生の向きの操作量の制限を入れる。基板(次の版): バスの電圧を FPGA に返すか、ブレーキの抵抗とスイッチを足す。	fpga(+ driver)

番号	重要度	どこどこ	名前	事実(成果物に書いてあること)	影響	直し方の案	直す側
X-08	中	駆動基板 ↔ FPGA	起動のときのデューティ	基板: 起動はデューティ 0.8 以下から(12 V 側の電流を 5 A 以下に)。FPGA: 起動の瞬間から $ u = 1200(100\%)$ まで出す。	12 V の降圧が電流制限に入り、バスが下がる。3.3 V も巻き込まれると FPGA がリセットしうる。	FPGA を直す: X-07 の傾きの制限で兼ねるか、速度が低い間は $ u \geq 960$ にする。	fpga
X-09	中	駆動基板 ↔ FPGA	電流のアナログ (ISENSE_ADC) の受け手が無い	基板: J2-9 に 0 A で 1.65 V・0.1 V/A のアナログ(1.6 kHz)を出す。FPGA(iCE40 UP5K)には ADC が無く、RTL にも電流の入力が無い。	電流の制限・トルクの制御・拘束の検出(X-28)ができない。保護は過電流のしきい値だけになる。	システムで決める: 外付けの ADC(SPI)を FPGA 側に足すか、使わないならテストポイント用と明記する。	system(+ fpga)
X-10	中	FPGA ↔ 駆動基板	ピンの割り当てと FPGA の基板	FPGA のピンは iCEBreaker の例(PMOD・FTDI)。J2(2 × 7)の並びとの対応は、どこにも無い。FPGA を載せる基板(12 MHz の発振器・1.2 V・コンフィグ)も決まっていない。	配線を作れない。信号の取り違い(X-01)の元になる。	システムで決める: FPGA の基板(iCEBreaker + 変換基板か、専用の基板)を決め、インターフェースの表の「提案の割り当て」で pcf を書き換える。	system(+ fpga)
X-11	中	駆動基板 ↔ FPGA	3.3 V の供給の分担	基板の J2-1 は +3V3 を出す(100 mA まで)。FPGA 側の消費電流と、どこから電源を取るか(iCEBreaker は USB から)が決まっていない。	2 つの 3.3 V がぶつかる・足りなくなる恐れ。	システムで決める: FPGA 側で電源を作るなら J2-1 はつながらない(基板の注記に書く)。基板から取るなら FPGA の消費を 100 mA 以下と確かめる。	system
X-12	低	FPGA ↔ 駆動基板	UART の道と、信号の名前の向き	FPGA の uart_tx・uart_rx は iCEBreaker の FTDI(ピン 9・6)へ。基板は J2-13 UART_TX・J2-14 UART_RX を J5 で外へ出す(TX は FPGA から出る向き)。	どちらの道で上位とつながるか決まらない。TX・RX の取り違いの元。	システムで決める: 上位との接続は基板の J5 に一本化する。J2-13 = FPGA の uart_tx(FPGA → 上位)、J2-14 = FPGA の uart_rx と表に書く。	system
X-13	低	FPGA ↔ 駆動基板	デッドタイムの二重	FPGA のデッドタイムの初期値 1000 ns と、IR2184 の 280~520 ns の両方が入る。	パルスが短くなり、低いデューティで電圧の誤差が増える(安全側)。	X-01 の直し方(理想の PWM を出す)で FPGA のデッドタイムは使わなくなる。D コマンドは残してもよい。	fpga
X-14	中	駆動基板 ↔ FPGA	駆動の方式(符号+大きさ / 相補)	基板の損失・リップル・シミュレーションは符号+大きさ(片方の脚だけスイッチ)。FPGA は両方の脚をいつもスイッチする相補の駆動($u = 0$ でも 50 %)。	基板の損失(ローサイドの導通とスイッチング)と温度の計算が、実際の動きと合わない。	どちらかに決める。FPGA を直さないなら、基板の損失の計算を相補の駆動で見直す。FPGA を符号+大きさにするなら DIR を使う形にする。	driver か fpga
X-15	高	モーター ↔ 駆動基板 ↔ FPGA	回転の向きの決まり(極性)	FPGA: $u > 0$ で A 相の脚が高く、A 相が B 相より進むと位置が増える。モーターの線(J3)とエンコーダー(J4)の向きの組合せの決まりが、どこにも無い。	組合せが逆だと正帰還になり、最高速で暴走する(電流は大きくないので過電流でも止まらない)。	システムで決める: 「J3-1(MOT_A)が + のとき、出力軸から見て時計回り・A 相が進む」と決めて図面と配線表に書く。FPGA に「操作量が飽和したまま速度が逆向きか 0」が続いたら止める監視を足す。	system(+ fpga)
X-16	低	FPGA	エンコーダーの不正遷移で止まらない	不正遷移はラッチして状態のビット 2 に出すだけ(run = $\sim$ estop & $\sim$ oc_fault)。	エンコーダーの故障・ノイズのあとも速度の制御を続ける。	方針を決める: 止めるなら run に入れる。続けるなら上位が R を見て止めると取扱いに書く。	fpga
X-17	高	システム	ハードウェアの非常停止が無い	非常停止は UART の E だけ。駆動基板にも FPGA にも非常停止の入力が無い。	上位・ケーブル・FPGA が故障すると止められない。	システムで決める: 非常停止スイッチ(b 接点)を EN の線に直列に入れ(基板の U10 の前)、FPGA にも estop_n の入力を足して状態に反映する。さらに 24 V を切るリレーも検討する。	system(+ driver・ fpga)
X-18	中	FPGA	通信の途絶の監視が無い	コマンドが来なくなっても、最後の目標速度で回り続ける。	上位の停止・ケーブルの外れで止まらない。	FPGA を直す: 100 ms コマンドが来なければ E と同じにする(監視のオン・オフはコマンドで)。	fpga
X-19	中	FPGA	故障の解除で再始動する	E は目標を 0 にするが、過電流のあとの C は目標を変えない(S11 の検証では解除の 35 ms 後に $V = 50$)。	人が近くにいるときに、解除と同時に動き出す。	FPGA を直す: 過電流のラッチのときにも目標を 0 にする(または C で 0 にする)。S11 の期待値を直す。	fpga
X-20	中	FPGA	位置の制御が無い	FPGA は速度の PI だけ。位置は P で読めるが、位置の目標のコマンドが無い。	位置決めを上位から UART で閉じることになり、遅れとがたつきが大きい。	FPGA を直す: 位置のループ(P か PI → 速度の目標)と、位置の目標のコマンドを足す。資源は余裕がある(LUT 22 %)。	fpga
X-21	低	FPGA	README の資源の値が古い	README: LUT4 1.12e+03・FF 923。results/pnr/summary.json: LUT4 1166・FF 936。	どちらが正しいか迷う。	fpga を直す: README を summary.json の値に合わせる。	fpga

番号	重要度	どこどこ	名前	事実(成果物に書いてあること)	影響	直し方の案	直す側
X-22	低	FEM	README・報告書が無い	fem/README.md が無く、fem/report は空。結果のJSON は 2026-10-20 22:52 の時点で書き足されている途中だった。	条件・判定・版が追えない。	fem を直す: README と報告書を作り、計算が終わった版を固定する。	fem
X-23	中	減速機 ↔ エンコーダー	位置の分解能とバックラッシ	エンコーダーはモーター軸にあり、出力軸で 0.0149°/カウント。バックラッシは最大 0.219°(約 15 カウント)で、エンコーダーからは見えない。	出力軸の位置の確かさは、分解能ではなくバックラッシで決まる。向きを変えると誤差が出る。	システムで決める: 位置の確かさの要求を ± 0.25° とし、片側から寄せる運用にするか、出力軸にもエンコーダーを付ける。	system
X-24	中	システム	全体の外形・質量・配置	モーター・駆動基板・FPGA の基板を、どこにどう付けるか(筐体・配線・放熱)が決まっていない。減速機の質量は軸受を簡略形にした分、重めに出ている。	外形・質量・温度の要求を確かめられない。	システムで決める: モーターを決めたあと、配置の案を作って外形と質量を出す。	system
X-25	低	減速機 ↔ モーター	モーターの取付けの形	減速機はモーター軸 Ø5(Dカット・止めねじ M3)・印籠 Ø22 H8・M3 × 2・PCD 29 のモーターを想定(モーターの形は数字を変えて合わせる、と README)。	選んだモーターが合わないと、フロントハウジングと入力軸を直すことになる。	X-04 でモーターを選ぶとき、この取付けの形を条件に入れる(合わなければ gearbox の params.py を直す)。	system・gearbox
X-26	低	減速機	防じん・潤滑	出力軸のオイルシールなし(グリース潤滑)。システムとしての保護等級も決まっていない。	粉じん・グリースの漏れで寿命が短くなる。	使う場所を決め、要るならリヤの Ø17 の穴をシールの座に変える(README の案)。	system・gearbox
X-27	中	FPGA ↔ 駆動基板(モーター)	PI のゲインと検証の模型	FPGA の検証の模型は $K = 200 \text{ カウント/ms} \cdot \tau = 5 \text{ ms}$ 。基板の仮定のモーターでは全開 146 カウント/ms・ τ_m 約 12.8 ms(負荷の慣性を除く)。	応答の検証(S3)が実機を表していない。ゲインの初期値も合わない。	fpga を直す: tb.system の模型を基板の仮定(R・L・Ke・J)と減速機の慣性で作直し、ゲインを決め直す。最後は実機で同定する。	fpga
X-28	高	駆動基板 ↔ FPGA	拘束(ロック)の保護が無い	拘束の電流は約 5.9 A で、過電流の遮断の最小 7.14 A より小さい。FPGA に拘束の監視も、電流の値も無い。	出力軸が止められると、6 A 近くが流れ続けてモーターが焼ける。MOSFET は 6 A が続いても 70 °C の計算。	FPGA を直す: 「操作量が飽和し、速度がほぼ 0」が 0.5 s 続いたら止めて故障にする。ADC を足せば(X-09)電流の I _t でも見る。	fpga(+ system)

9. FMEA(RPN の大きい順)

S・O・D は 1~10。RPN = S × O × D。全 25 件と対策後の見込みは 07_FMEA.xlsx。

要素	故障の形	影響	原因	S	O	D	RPN	推奨する対策	対策後
FPGA ↔ 基板 J2	信号の取り違い(4 本の意味の違い)	動かない・予期しない向きに回る・ブレーキになる	FPGA と基板で信号の形が違う・ピンの表が無い	8	7	8	448	X-01 の直し方で FPGA の出力を基板の形に合わせる。J2 の表を図面にする。組立後の結線の試験(EN = L で PWM を出して IN を測る)	48
12 V のバス	回生で過電圧	IR2184・TPS54202 などの破損	減速・逆転で運動のエネルギーが戻る(0.42 J ≧ 20 mJ)	8	7	8	448	X-07: 傾きの制限・回生の向きの制限。次の版でバスの電圧の監視とブレーキ	96
上位の通信	通信の途絶	最後の目標で回り続ける	上位の停止・ケーブルの外れ	7	5	9	315	X-18: 100 ms の監視	70
故障の解除	解除と同時に動き出す	人がけがをする	C で目標が残る	7	6	7	294	X-19: 目標を 0 にする	14
非常停止	通信が使えないと止められない	人・物のけが・破損	非常停止が UART の E だけ	9	4	8	288	X-17: EN に直列の非常停止スイッチ・FPGA の入力	36

要素	故障の形	影響	原因	S	O	D	RPN	推奨する対策	対策後
モーター・Hブリッジ	拘束で電流が流れ続ける	モーターの巻線が焼ける	拘束の電流 5.9 A < 遮断 7.14 A・拘束の監視なし	7	5	8	280	X-28: 飽和かつ速度 0 の監視で止める。ADC で I^2t	63
エンコーダー・配線	向きが逆(極性の取り違い)	正帰還で最高速まで暴走	モーターとエンコーダーの向きの決まりが無い	8	4	8	256	X-15: 向きの決まりを図面に。暴走の監視	48
Hブリッジ	ブートストラップの電圧の低下	MOSFET が半オンで発熱・トルクが出ない	デューティ 100 % が続く(PI の飽和)	6	6	7	252	X-03: UMAX を 1152 に	18
出力の位置	がたで位置がずれる	位置の誤差 最大 0.22°	バックラッシュ(エンコーダーはモーター側)	4	6	9	216	X-23: 片側寄せの運用・出力軸のエンコーダー	60
出力軸	キー溝の降伏・疲労	出力軸の破断・位置を失う	拘束・遮断の上限で出力 2.18 N・m・起動の繰り返し	7	3	8	168	X-05: 荷重の場合を足して疲労を見る。軸の調質	70
ロジックの電源	3.3 V の不足・ぶつかり	FPGA が止まる・リセットを繰り返す	FPGA 側の電源の分担が無い	6	4	7	168	X-11: 分担を決める	36
歯車(2 段目)	歯面の損傷(ピッチング)	騒音・がたの増加	起動・拘束の大きなトルクの繰り返し	5	4	8	160	X-05: 起動の回数の要求を決め、寿命を計算する	60
12 V 降圧	起動の大電流で電圧が下がる	3.3 V も下がり FPGA がリセット・止まる	起動でデューティ > 0.8	5	5	6	150	X-08: 起動の u の制限・傾きの制限	40
速度の制御	発振・大きな行き過ぎ	振動・騒音・位置のずれ	ゲインが模型に合わせたもの	6	5	5	150	X-27: 模型を作り直し、実機で同定	48
エンコーダー・配線	断線・信号の欠け	速度 0 と見て全開で回す	コネクタの外れ・故障	7	3	7	147	X-28 の監視で兼ねる。X-16 の方針を決める	84
Hブリッジ	MOSFET の過熱	MOSFET の故障	熱抵抗の仮定(70 °C/W)と違う	7	3	7	147	試作で表面温度を測る。X-14 の駆動の方式で損失を見直す	70
Hブリッジ	上下の MOSFET の貫通	MOSFET の破損・ヒューズの溶断	デッドタイムの不足・ゲート信号の取り違い	9	3	4	108	試作でゲートと電流の波形を測る	54
過電流の保護	検出しない・遅い	MOSFET・モーターの破損	比較器・分圧の故障、しきい値のずれ	9	2	6	108	出荷の試験で遮断の電流を測る。ADC を足して電流を常に見る(X-09)	72
過電流の保護	解除できない(止まったまま)	電源を切るまで使えない	FPGA に EN の出力が無い	5	10	2	100	X-02: EN の出力と解除の手順を足す	10
減速機	グリースの漏れ・異物	摩耗・寿命の低下	オイルシールなし	4	4	6	96	X-26: シールの座を設ける	48
FPGA のクロック	PLL がロックしない・外れる	UART・PWM の周波数が狂う	発振器の故障	6	2	5	60	ロックの外れでも止める(今はリセットに戻る)	60
エンコーダー	ノイズで数え違い	位置のずれ	モーターのノイズ	4	3	4	48	試作でモーターを回してノイズを測る	32
入力保護	逆接続・サージ	基板の破損	配線の誤り・誘導負荷	8	3	2	48	—	48
UART	応答中のコマンドの取りこぼし	応答が来ない・設定が反映されない	応答の途中で次を送る	3	3	4	36	上位の手順に書く	24
軸受	寿命の前の損傷	騒音・がた	荷重がとても小さい(L10h 5×10 ⁶ h)	4	1	8	32	—	32

10. 直す順番と、次の検証

10.1 直す順番(案)

順	作業	直す側	番号
1	モーターを選んで型番を決め、要求 REQ-01・02 と減速機的前提をそろえる(i = 12 のままか、v2 の i = 20 か)	system	X-04・X-25
2	FPGA の最上位を基板の形に合わせる: PWM A・PWM B(理想の PWM)・DIR = 0・EN・nFAULT。C で EN を L → H。飽和 98 %。解除で目標 0	fpga	X-01・02・03・13・19
3	FPGA に安全の監視を足す: 加減速の傾きの制限(回生・起動)・拘束・暴走・通信の途絶	fpga	X-07・08・15・18・28
4	ハードウェアの非常停止(EN に直列)と FPGA の入力。極性の決まりを図面に	system・driver・fpga	X-17・X-15
5	FPGA の基板と電源の分担・ピンの割り当て・UART の道を決め、pcf を書き換える	system・fpga	X-10・11・12
6	減速機と FEM の荷重の場合に「遮断の上限」と起動の繰り返しを足し、疲労を見る。FEM の報告書	gearbox・fem	X-05・06・22
7	tb.system のモーターの模型を基板の仮定と減速機の慣性で作り直し、ゲインを決め直す。位置のループ	fpga	X-27・X-20

10.2 試作で行う検証

試験	測るもの	確かめる要求
結線の試験	EN = L で PWM を出し、IR2184 の IN・nSD・DIR を測る	REQ-15・21
過電流の試験	電流を上げて遮断の電流と時間、nFAULT・EN による解除	REQ-16・17
拘束・回生の試験	出力軸を止める・減速と逆転でバスの電圧	REQ-18・24
性能の試験	トルク計で回転数とトルク・速度のステップ応答・バックラッシ	REQ-01・02・03・06・11
熱の試験	周囲 50 °C で定格の連続運転・表面温度	REQ-28
非常停止・通信の途絶	スイッチを開く・ケーブルを抜く	REQ-20・23

付録 A. 読んだファイル(出典)

ファイル(lp-engineering/ から)	更新(JST)	SHA-256(先頭 16 桁)
gearbox/report/calc_results.json	2026-10-20 21:39	58cc7bc5fbb1f81b
gearbox/README.md	2026-10-20 20:04	ddebe0adbc41a5ee
driver/calc/design_results.json	2026-10-20 21:09	ed2e8fa38a1bd58f
driver/sim/hbridge_results.json	2026-10-20 21:09	35984c4640bc14d0
driver/sim/buck12_results.json	2026-10-20 21:09	1dfa5438a04765e0
driver/manifest.json	2026-10-20 21:10	ab98f28e05e892a0
driver/scripts/parts.py	2026-10-20 20:36	0980fcd596efa7c1
driver/calc/LP-MD-01_calc.pdf	2026-10-20 21:10	3df06810e63396e3
driver/README.md	2026-10-20 21:11	46b27a77799a55c2
fpga/rtl/top_up5k.v	2026-10-20 20:16	4019b168a1f77fa8
fpga/rtl/motor_ctrl.v	2026-10-20 20:23	c017db90d88f7533
fpga/rtl/cmd_parser.v	2026-10-20 20:45	1bf6c33855c15447
fpga/rtl/pi_ctrl.v	2026-10-20 20:33	ab9baa92e9f9ceef
fpga/rtl/pwm_center.v	2026-10-20 20:19	85655e49eac558a0
fpga/constraints/up5k_sg48.pcf	2026-10-20 20:17	d839319cb1c6ab0f
fpga/results/sim/results.json	2026-10-20 21:15	50356d67b9c76f67
fpga/results/sim/results.md	2026-10-20 21:15	121b3a3d4bee2f15
fpga/results/mutation/results.txt	2026-10-20 21:16	bdd2b08ce70d287c
fpga/results/pnr/summary.json	2026-10-20 21:17	6e0972fb1f6fa89c
fpga/results/pnr/summary.md	2026-10-20 21:17	22c1f2558b01c635
fpga/README.md	2026-10-20 21:10	48068c3ff43747e1
fpga/tb/tb_system.v	2026-10-20 20:38	6f479f730f8118b2
fem/results/housing_coarse.json	2026-10-20 22:25	d37373bd0f93108f
fem/results/housing_fine.json	2026-10-20 22:28	412ba4a23ba0b074
fem/results/housing_medium.json	2026-10-20 22:26	301337ad13659b3c
fem/results/shaft_fillet_coarse.json	2026-10-20 22:31	eddca6505d1d6016
fem/results/shaft_fillet_coarse_torsion.json	2026-10-20 22:39	6b23c3c2d6b94a77
fem/results/shaft_fillet_fine.json	2026-10-20 22:37	26c94184c7e2f008
fem/results/shaft_fillet_fine_torsion.json	2026-10-20 22:44	e074047c323818d0
fem/results/shaft_fillet_medium.json	2026-10-20 22:33	473bba45a3ee96d1
fem/results/shaft_fillet_medium_torsion.json	2026-10-20 22:40	347b09029e3c472e
fem/results/shaft_r0_coarse.json	2026-10-20 22:37	88c5d154753f3c3d
fem/results/shaft_r0_fine.json	2026-10-20 22:39	39383137f6eb3021
fem/results/shaft_r0_medium.json	2026-10-20 22:37	73e9aa93ca0270d8
fem/scripts/params_fem.py	2026-10-20 22:29	cbf2b575bbbbe347
fem/results/hand_calc.json	2026-10-20 22:30	9cce30c02611add5
fem/results/verify_solver.json	2026-10-20 21:55	4075e59c183e53e6
gearbox-v2/diffs/02_params_LP-GB-01_to_02.diff	2026-10-20 21:18	390e38e65d6c6e18

付録 B. 作り直しの手順

cd lp-engineering/system && python3 scripts/build_all.py (成果物のファイルを読み直し、図・Excel・PDF をすべて作り直す。詳しくは README.md)。