

小型 DC モーター駆動基板 — 設計の計算書

図番 LP-MD-01-CALC・版 A・2026-10-20(日本時間)・作成: YOBITSUGI AI(設計の見本)
数値はすべて scripts/design.py の式から計算した。同じスクリプトを流せば同じ結果になる(乱数は使わない)。Excel 版(LP-MD-01_calc.xlsx)は同じ式をセルの式で持つ。

0. 概要

DC ブラシ付きモーター(12 V・定格 1.5 A・起動 6 A・2 相エンコーダー付き)を FPGA から動かす基板。入力 24 V(18~30 V)を保護してから 12 V(3 A)と 3.3 V(0.5 A)に降圧し、H ブリッジ(N-MOSFET 4 個・ゲートドライバー 2 個)でモーターを PWM で駆動する。電流は 5 mΩ のシャントと INA240 で測り、±7.5 A を超えたらハードウェアで止めてラッチする。基板は 60 × 40 mm・取付穴 4 つ。

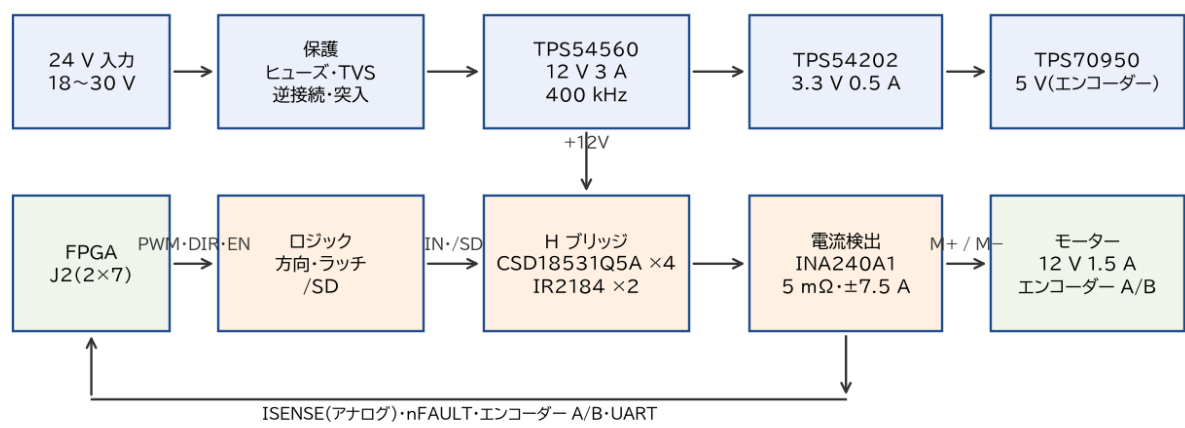


図 0-1 ブロック図

主な結果

12 V 降圧	TPS54560・fsw 399.8 kHz・L 22 μH・ΔIL 0.82 A p-p(30 V)・出力 12.00 V(誤差込み 11.66~12.35 V)
位相補償	R 28.7 kΩ・C 47 nF・Cp 220 pF → fc 5.0 kHz・位相余裕 最小 86°・利得余裕 最小 23 dB
3.3 V 降圧	TPS54202・500 kHz・L 10 μH・ΔIL 484 mA・出力 3.293 V・fco ≈ 27 kHz
入力の保護	立ち上がり 5.8 ms・突入 0.24 A・UVLO 15.9 / 14.4 V・ヒューズ使用率 57 %
H ブリッジ	デッドタイム 280 ns(最小)÷ 要る 185 ns = 1.51 倍・Tj 53 °C(1.5 A)/ 70 °C(6 A 連続)
電流検出	5 mΩ × 20 倍 = 0.1 V/A・範囲 -16.4~+14.5 A・1.5 A の誤差 ±40 mA
過電流	±7.46 A(誤差込み 7.14~7.79 A)・止めるまで 3.6 μs・短絡のピーク 50 A
シミュレーション	負荷急変の下がり 172 mV(計算 177 mV)・モーター電流のリップル 150.2 mA(計算 150 mA)
Excel との一致	Excel のセルの式(LibreOffice で計算)と Python の値の相対の差の最大 0.0e+00

定格に対する余裕(使用率の大きい順・上位 18 件)

部品	型番	項目	使用値	定格	使用率	目安	注
C22	EEH-ZA1E331P	リップル電流(起動 6 A・短時間)	2.4 A	2.5 A	96.0 %	100 %	数十 ms の間だけ

D5	SMBJ13A	定常の電圧 / VRWM	12.35 V	13 V	95.0 %	97 %	12.35 V(出力の上限)でも電流は 流れない
D1	SMBJ33A	定常の電圧 / VRWM	30 V	33 V	90.9 %	95 %	30 V では電流が流れない
U12	SN74LVC2G17DBVR	入力電圧	5 V	5.5 V	90.9 %	95 %	VCC にかかわらず 5.5 V まで
U13	TPD4E05U06DQAR	動作電圧	5 V	5.5 V	90.9 %	95 %	
Q1	SQD50P06-15L-GE3	VDS	53.3 V	60 V	88.8 %	90 %	サージのクランプ電圧
Q2	SQD50P06-15L-GE3	VDS	53.3 V	60 V	88.8 %	90 %	サージのクランプ電圧
D3	B560C-13-F	逆電圧(サージ)	53.3 V	60 V	88.8 %	90 %	
U3	IR2184STRPBF	VCC	21.5 V	25 V	86.0 %	90 %	絶対最大 25 V(推奨 10~20 V)
U4	IR2184STRPBF	VCC	21.5 V	25 V	86.0 %	90 %	絶対最大 25 V(推奨 10~20 V)
U1	TPS54560DDAR	出力電流(起動時)	5.409 A	6.3 A	85.9 %	90 %	インダクターのピーク / 電流制限の 最小
L2	SRN6045TA-100M	短絡(電流制限の最大)	3.9 A	4.6 A	84.8 %	100 %	
U1	TPS54560DDAR	入力電圧(サージ)	53.3 V	65 V	82.0 %	90 %	絶対最大 65 V
D3	B560C-13-F	接合温度	115.8 °C	150 °C	77.2 %	85 %	
U2	TPS54202DDCR	入力電圧(回生のとき)	21.5 V	28 V	76.8 %	90 %	TVS D5 のクランプ電圧
C2	EEE-FK1J470P	リップル電流	0.187 A	0.26 A	71.9 %	80 %	セラミックとの分流
U5	TPS70950DRVR	入力電圧(回生のとき)	21.5 V	30 V	71.7 %	90 %	
R3	RC0603FR- 07442KL	電圧	53.3 V	75 V	71.1 %	80 %	

全部品・全項目は部品表 LP-MD-01_BOM.xlsx の『定格の確かめ』シート(使用率と判定はセルの式)。目安を超えるものはない。

表の見かた

種類 P = 与えられた値・データシートの値・仮定(根拠の欄に出典)/ F = 式で計算した値(緑)/ D = 計算から選んだ値(黄・E96 の抵抗など)/ N = 数値計算の結果(青)。式の欄の名前は design.py の変数名で、Excel ではそのまま値のセルを指す式になっている。

1. 仕様と前提

種類	項目	値	式	根拠・出典
P	入力電圧(標準) Vin_nom	24 V		仕様
P	入力電圧(最小) Vin_min	18 V		仕様
P	入力電圧(最大・定常) Vin_max	30 V		仕様
P	周囲温度(最大) Ta	50 °C		仮定(筐体の中)
P	モーター用の電源 V12	12 V		仕様
P	12 V の出力電流(連続) I12	3 A		仕様
P	12 V の出力電流(起動時の短時間) I12pk	5 A		モーター起動 6 A をデューティ 0.8 以下で流すときの電源側の平均(6 A × 0.8 = 4.8 A)+ 3.3 V 系
P	ロジック用の電源 V33	3.3 V		仕様
P	3.3 V の出力電流 I33	500 m A		仕様
P	モーター定格電流 Im Rated	1.5 A		仕様
P	モーター起動電流(最大) Im_start	6 A		仕様
P	モーター巻線抵抗 Rm	2 Ω		12 V ÷ 6 A(起動電流 = 拘束電流とみなす)
P	モーター巻線インダクタンス Lm	1 m H		仮定(この大きさのブラシ付きモーターの代表値)
P	逆起電力定数(= トルク定数 Kt [N・m/A]) Ke	25 m V・s/rad		仮定(無負荷 約 4500 rpm 相当)
P	慣性モーメント(ローター+負荷の換算) Jm	4 μ kg・m²		仮定
P	無負荷電流(摩擦トルクの換算) I0m	150 m A		仮定

2. 12 V 降圧 DC-DC(TPS54560)

種類	項目	値	式	根拠・出典
P	TPS54560 帰還の基準電圧 (標準) Vref12	0.8 V		TPS54560 データシート SLVSBN0C 6.5: 0.792 / 0.800 / 0.808 V
P	同 最小 Vref12_min	0.792 V		同上
P	同 最大 Vref12_max	0.808 V		同上
P	内蔵ハイサイド FET のオン抵抗 (標準) Rds_hs	92 m Ω		同 6.5: 92 mΩ(最大 190 mΩ)
P	同 Tj = 125 °C の目安 Rds_hs_hot	140 m Ω		同 Figure 1 から読む(目安)
P	誤差増幅器の相互コンダクタンス gm_ea	350 μ S		同 6.5: 350 μS(ソフトスタート中は 78 μS)
P	ソフトスタート中の相互コンダクタンス gm_ss	78 μ S		同 7.3.4
P	誤差増幅器の直流利得 Aol_ea	10,000 V/V		同 6.5: 10,000 V/V
P	誤差増幅器の利得帯域幅(最小) BW_ea	2.5 M Hz		同 6.5: 2500 kHz
P	COMP からスイッチ電流への相互コンダクタンス gm_ps	17 A/V		同 6.5: 17 A/V
P	ハイサイドの電流制限(最小) Ilim_min	6.3 A		同 6.5: 6.3 / 7.5 / 8.8 A
P	ハイサイドの電流制限(最大) Ilim_max	8.8 A		同上
P	最小オン時間 ton_min	135 n s		同 7.3.9: 135 ns
P	EN のしきい値 Ven	1.2 V		同 6.5: 1.1 / 1.2 / 1.3 V
P	EN の引き上げ電流 I1 I_en1	1.2 μ A		同 7.3.7: 1.2 μA
P	EN のヒステリシス電流 IHYS I_enhys	3.4 μ A		同 6.5: 3.4 μA
P	TPS54560 (HSOIC-8 DDA) の熱抵抗 RthJA_u1	42 °C/W		同 6.4: 42.0 °C/W(標準基板)
P	ショットキー B560C の順電圧 (5 A・最大) Vf_d	0.7 V		Diodes B560C DS13012: 0.70 V max @ 5 A
P	B560C の接合容量 Cj_d	300 p F		TPS54560 データシート 8.2.2.7: 300 pF
P	B560C の熱抵抗(接合-周囲) RthJA_d	50 °C/W		B560C DS13012: 50 °C/W(8 mm 銅箔)

P	B560C の逆耐圧 Vrrm_d	60 V		B560C DS13012
P	スイッチング周波数の狙い fsw12_target	400 k Hz		効率(ダイオードの損失)と L・C の大きさの釣り合い。最小オン時間の制約は下で確かめる
F	RT の計算値 RT_calc	242.5 kΩ	$101756 \cdot (fsw12_target/1000)^{-1.008}$	データシート 式 7: $RT(k\Omega) = 101756 \times fsw(kHz)^{-1.008}$
D	RT(E96) RT12	243 kΩ		E96 の近い値
F	実際のスイッチング周波数 fsw12	399.8 k Hz	$92471 \cdot RT12^{-0.991} \cdot 1000$	データシート 式 8: $fsw(kHz) = 92471 \times RT(k\Omega)^{-0.991}$
F	デューティ(Vin 最大) D12_min	0.4174	$(V12+Vf_d)/(Vin_max-I12 \cdot Rds_hs+Vf_d)$	非同期整流の降圧: $D = (Vo + Vf) / (Vin - Io \cdot Rds + Vf)$
F	デューティ(Vin 標準) D12_nom	0.52	$(V12+Vf_d)/(Vin_nom-I12 \cdot Rds_hs+Vf_d)$	同上
F	デューティ(Vin 最小・高温) D12_max	0.6947	$(V12+Vf_d)/(Vin_min-I12 \cdot Rds_hs_hot+Vf_d)$	同上
P	L1 の直流抵抗(最大) DCR_L1	37 m Ω		Bourns SRP1265A-220M: 32.5 mΩ typ / 37.0 mΩ max
F	最小オン時間で決まる上限周波数 fsw_skip	3.119 M Hz	$(1/ton_min) \cdot (I12 \cdot DCR_L1 + V12 + Vf_d) / (Vin_max - I12 \cdot Rds_hs + Vf_d)$	データシート 式 9
F	短絡時の周波数フォールドバックで電流を抑えられる上限 fsw_shift	2.232 M Hz	$(8/ton_min) \cdot (Ilim_max \cdot DCR_L1 + 0.1 + Vf_d) / (Vin_max - Ilim_max \cdot Rds_hs + Vf_d)$	データシート 式 10($fDIV = 8 \cdot VOUT(sc) = 0.1 V$)
F	Vin 最大のときのオン時間 ton_at_vmax	1.044 μ s	$D12_min / fsw12$	D / fsw(最小オン時間 135 ns より十分長いこと)
P	リップル電流の割合 KIND Kind	0.3		データシート 8.2.2.4: セラミックが主なら 0.3 まで
F	インダクタンスの最小値 L12_min	20.01 μ H	$(Vin_max - V12) / (I12 \cdot Kind) \cdot V12 / (Vin_max \cdot fsw12)$	データシート 式 28
D	L1 のインダクタンス L12	22 μ H		L12_min 以上の標準値 22 μH(Bourns SRP1265A-220M)
P	L1 の飽和電流(L が 20 % 下がる電流) Isat_L1	12 A		Bourns SRP1265A データシート
P	L1 の定格電流(温度上昇 40 °C) Irms_L1	9 A		同上
F	リップル電流 p-p(Vin 最大) dIL_max	818.5 m A	$(Vin_max - V12) \cdot V12 / (Vin_max \cdot L12 \cdot fsw12)$	$\Delta I = (Vin - Vo) \cdot Vo / (Vin \cdot L \cdot fsw)$
F	リップル電流 p-p(Vin 標準) dIL_nom	682.1 m A	$(Vin_nom - V12) \cdot V12 / (Vin_nom \cdot L12 \cdot fsw12)$	同上
F	インダクターのピーク電流(3 A) IL_pk	3.409 A	$I12 + dIL_max / 2$	$Io + \Delta I / 2$
F	同(起動時 5 A) IL_pk_tr	5.409 A	$I12pk + dIL_max / 2$	$Io + \Delta I / 2$ (電流制限の最小 6.3 A より小さいこと)
F	インダクターの実効電流 IL_rms	3.009 A	$SQRT(I12^2 + dIL_max^2 / 12)$	データシート 式 30

P	出力セラミックの個数 C12_cer_n	3 個	22 μ F 25 V X7R 1210(GRM32ER71E226KE15)
P	出力セラミック 1 個の公称値 C12_cer_each	22 μ F	同上
P	12 V の直流バイアスでの容量の残り k_bias12	0.45	仮定(Murata の DC バイアス特性の目安・1210 25 V X7R)
F	出力セラミックの実効容量 C12_cer	29.7 μ F $C12_cer_n \cdot C12_cer_each \cdot k_bias12$	個数 $\times$ 公称 $\times$ 残り
P	H ブリッジの近くのバルク(ハイブリッド高分子) C12_bulk	330 μ F	Panasonic EEH-ZA1E331P 330 μ F 25 V
P	バルクの ESR ESR_bulk	20 m Ω	EEH-ZA1E331P: 20 m Ω (100 kHz)
P	バルクの許容リップル電流 Irip_bulk	2.5 A	EEH-ZA1E331P: 2.5 A rms(100 kHz)
F	12 V の出力容量の合計 C12_tot	359.7 μ F $C12_cer+C12_bulk$	
P	負荷急変の大きさ(1 A $\rightarrow$ 3 A) dIstep	2 A	仮定(モーターの加速)
P	負荷急変で許す電圧の変化(3 %) dVstep_spec	0.36 V	仮定
F	急変に要る容量(データシートの式) C12_req_step	27.79 μ F $2 \cdot dIstep / (fsw12 \cdot dVstep_spec)$	データシート 式 32: $Cout > 2 \cdot \Delta Iout / (fsw \cdot \Delta Vout)$
F	出力リップル p-p(セラミックだけで受けるとして) dV12_ripple	0.008616 V $dIL_max / (8 \cdot fsw12 \cdot C12_cer)$	$\Delta V = \Delta I / (8 \cdot fsw \cdot C)$ (バルクの分は無視 = 安全側)
F	出力コンデンサのリップル電流(実効) Icout_rms	236.3 m A $dIL_max / \sqrt{12}$	データシート 式 36
P	入力セラミックの個数 Cin_cer_n	6 個	2.2 μ F 100 V X7R 1210(GRM32ER72A225KA35)
P	入力セラミック 1 個の公称値 Cin_cer_each	2.2 μ F	同上
P	24 V の直流バイアスでの容量の残り k_bias_in	0.8	仮定(100 V 品を 24 V で使う)
F	入力セラミックの実効容量 Cin_cer	10.56 μ F $Cin_cer_n \cdot Cin_cer_each \cdot k_bias_in$	
F	入力コンデンサのリップル電流(最大 $\cdot D = 0.5$) Icin_rms	1.5 A $I12 \cdot \sqrt{0.5 \cdot (1-0.5)}$	データシート 式 38: $I = Io \cdot \sqrt{(D(1-D))}$ (D が範囲に 0.5 を含む)
F	入力リップル電圧 p-p dVin_ripple	0.1776 V $I12 \cdot 0.25 / (Cin_cer \cdot fsw12)$	データシート 式 39
P	入力の電解(LC 共振の制動) Cin_bulk	47 μ F	Panasonic EEE-FK1J470P 47 μ F 63 V
P	入力の電解の ESR ESR_inbulk	300 m Ω	仮定(FK 63 V 47 μ F の代表値)

P	入力電解の許容リップル電流 Irip_inbulk	260 m A		EEE-FK1J470P(100 kHz・105 °C)・要確認
F	入力セラミックのリアクタンス (fsw) Xc_incer	37.7 m Ω	$1/(2 \cdot \text{PI}() \cdot \text{fsw12} \cdot \text{Cin_cer})$	$1/(2 \pi \cdot \text{f} \cdot \text{C})$
F	入力電解に流れるリップル(分 流) Iinbulk_rms	187 m A	$\text{Icin_rms} \cdot \text{Xc_incer} / \text{SQRT}(\text{Xc_incer}^2 + \text{ESR_inbulk}^2)$	セラミック(容量)と電解(ESR)の分流
P	帰還の下側の抵抗 RLS R_fb_bot	10 kΩ		データシート 8.2.2.9 の例と同じ 10 kΩ 台(FB 電流 50 nA の影響が小さい)
F	帰還の上側の抵抗の計算値 R_fb_top_calc	140 kΩ	$\text{R_fb_bot} \cdot (\text{V12} - \text{Vref12}) / \text{Vref12}$	データシート 式 3: $\text{RHS} = \text{RLS} \cdot (\text{Vo} - 0.8) / 0.8$
D	帰還の上側(E96) R_fb_top	140 kΩ		E96 の近い値
F	設定される出力電圧 V12_set	12 V	$\text{Vref12} \cdot (1 + \text{R_fb_top} / \text{R_fb_bot})$	
F	出力電圧の最大(基準 +1 %・抵抗 ±1 %) V12_hi	12.35 V	$\text{Vref12_max} \cdot (1 + \text{R_fb_top} \cdot 1.01 / (\text{R_fb_bot} \cdot 0.99))$	
F	出力電圧の最小 V12_lo	11.66 V	$\text{Vref12_min} \cdot (1 + \text{R_fb_top} \cdot 0.99 / (\text{R_fb_bot} \cdot 1.01))$	
P	動き始める入力電圧(UVLO) Vstart	16 V		仕様の最小 18 V より下で確実に動く
P	止まる入力電圧 Vstop	14.5 V		ヒステリシス 1.5 V
F	UVLO の上側抵抗の計算値 R_uvlo1_calc	441.2 kΩ	$(\text{Vstart} - \text{Vstop}) / \text{I_enhys} / 1000$	データシート 式 4: $\text{RUVLO1} = (\text{Vstart} - \text{Vstop}) / \text{IHYS}$
D	UVLO 上側(E96) R_uvlo1	442 kΩ		
F	UVLO の下側抵抗の計算値 R_uvlo2_calc	34.6 kΩ	$\text{Ven} / ((\text{Vstart} - \text{Ven}) / (\text{R_uvlo1} \cdot 1000) + \text{I_en1}) / 1000$	データシート 式 5
D	UVLO 下側(E96) R_uvlo2	34.8 kΩ		
F	実際の動き始める電圧 Vstart_act	15.91 V	$\text{Ven} + \text{R_uvlo1} \cdot 1000 \cdot (\text{Ven} / (\text{R_uvlo2} \cdot 1000) - \text{I_en1})$	式 5 を Vstart について解く
F	実際の止まる電圧 Vstop_act	14.41 V	$\text{Vstart_act} - \text{I_enhys} \cdot \text{R_uvlo1} \cdot 1000$	式 4
F	ソフトスタート時間(10~90 %) tss12	2.561 m s	$1024 / (\text{fsw12} / 1000) / 1000$	データシート 式 6: $\text{tSS}(\text{ms}) = 1024 / \text{fsw}(\text{kHz})$
F	起動時に出力容量へ流れる電流 Iss_cap	1.348 A	$\text{C12_tot} \cdot \text{V12} / (\text{tss12} / 0.8)$	$\text{C} \cdot \text{V} / \text{t}$ (基準 0→100 % を tss/0.8 とする)
F	ダイオードの損失(Vin 最大・3 A) Pd_diode	1.317 W	$(\text{Vin_max} - \text{V12}) \cdot \text{I12} \cdot \text{Vf_d} / \text{Vin_max} + \text{Cj_d} \cdot \text{fsw12} \cdot (\text{Vin_max} + \text{Vf_d})^2 / 2$	データシート 式 37
F	ダイオードの接合温度 Tj_diode	115.8 °C	$\text{Ta} + \text{Pd_diode} \cdot \text{RthJA_d}$	$\text{Ta} + \text{P} \cdot \text{R} \theta \text{JA}$ (B560C の最大 150 °C)
P	内蔵 FET の立ち上がり・立ち下がり時間(各) t_sw12	10 n s		仮定

P	内蔵 FET のゲート電荷 Qg_u1	3 n C	仮定
F	TPS54560 の導通損失(Vin 最大) Pcond_u1	526 m W	$I_{12}^2 \cdot R_{ds_hs_hot} \cdot D_{12_min}$ $I_o^2 \cdot R_{ds} \cdot D$
F	TPS54560 のスイッチング損失 Psw_u1	359.8 m W	$0.5 \cdot V_{in_max} \cdot I_{12} \cdot 2 \cdot t_{sw12} \cdot f_{sw12}$ $\frac{1}{2} \cdot V_{in} \cdot I_o \cdot (t_r + t_f) \cdot f_{sw}$
F	ゲート駆動と待機の損失 Pgq_u1	40.36 m W	$V_{in_max} \cdot (Q_{g_u1} \cdot f_{sw12} + 146e-6)$ $V_{in} \cdot (Q_g \cdot f_{sw} + I_q)$
F	TPS54560 の損失の合計 Pd_u1	926.2 m W	$P_{cond_u1} + P_{sw_u1} + P_{gq_u1}$
F	TPS54560 の接合温度 Tj_u1	88.9 °C	$T_a + P_{d_u1} \cdot R_{thJA_u1}$ 最大 150 °C
F	L1 の銅損 P_L1	335.1 m W	$I_{L_rms}^2 \cdot DCR_{L1}$ $I_{rms}^2 \cdot DCR$ (コア損は小さいとして除く)
F	12 V 降圧の損失(Vin 最大・3 A) P12_loss	2.578 W	$P_{d_diode} + P_{d_u1} + P_{L1}$
F	12 V 降圧の効率(目安) eta12	0.9332	$V_{12} \cdot I_{12} / (V_{12} \cdot I_{12} + P_{12_loss})$
F	負荷抵抗(3 A) Rload12	4 Ω	V_{12} / I_{12}
F	変調器の極 fp_mod	110.6 Hz	$1 / (2 \cdot \pi \cdot R_{load12} \cdot C_{12_tot})$ データシート 式 44: $1 / (2 \pi \cdot R_{load} \cdot C_{out})$
F	バルクの ESR のゼロ fz_esr	24.11 k Hz	$1 / (2 \cdot \pi \cdot ESR_{bulk} \cdot C_{12_bulk})$ データシート 式 45
F	交差周波数の候補 1 fco1	1.633 k Hz	$\sqrt{fp_mod \cdot fz_esr}$ データシート 式 46
F	交差周波数の候補 2 fco2	4.703 k Hz	$\sqrt{fp_mod \cdot f_{sw12} / 2}$ データシート 式 47
D	狙う交差周波数 fco12	5 k Hz	候補 1・2 の間(相乗平均 ≈ 2.8 kHz)より少し高く、急変の電圧変化を小さくする
F	補償の抵抗の計算値 R_comp_calc	28.49 kΩ	$(2 \cdot \pi \cdot fco12 \cdot C_{12_tot} / gm_{ps}) \cdot (V_{12} / (V_{ref12} \cdot gm_{ea})) / 1000$ データシート 式 48
D	補償の抵抗 R(E96) R_comp	28.7 kΩ	
F	補償のコンデンサの計算値 C_comp_calc	50.13 n F	$1 / (2 \cdot \pi \cdot R_{comp} \cdot 1000 \cdot fp_mod)$ データシート 式 49(ゼロを変調器の極に置く)
D	補償のコンデンサ(E12) C_comp	47 n F	
F	極のコンデンサ(ESR ゼロを打ち消す) C_pole_a	230 p F	$C_{12_bulk} \cdot ESR_{bulk} / (R_{comp} \cdot 1000)$ データシート 式 50
F	極のコンデンサ(fsw/2 に置く) C_pole_b	27.74 p F	$1 / (R_{comp} \cdot 1000 \cdot f_{sw12} \cdot \pi)$ データシート 式 51
D	極のコンデンサ(E12) C_pole	220 p F	式 50・51 の大きいほう

F	負荷急変の電圧変化の目安 dV12_step_est	0.177 V	$dI_{step}/(2 \cdot \pi \cdot f_{co12} \cdot C_{l2_tot})$	$\Delta V \approx \Delta I / (2 \pi \cdot f_{co} \cdot C_{out})$
---	-------------------------------	---------	--	--

3.3.3 V 降圧 DC-DC(TPS54202)

種類	項目	値	式	根拠・出典
P	TPS54202 の基準電圧 Vref33	0.596 V		TPS54202 データシート SLVSD26C 5.5: 0.581 / 0.596 / 0.611 V
P	スイッチング周波数(固定) fsw33	500 k Hz		同 5.5: 390 / 500 / 630 kHz
P	ハイサイドの電流制限(最大) Ilim33_max	3.9 A		同 5.5: 2.5 / 3.2 / 3.9 A
P	TPS54202 (SOT-23-6) の 熱抵抗 RthJA_u2	118.6 °C/W		同 5.4: 118.6 °C/W(EVM では 57.2)
D	L2 のインダクタンス L33	10 μ H		データシート 表 7-2 の推奨値(3.3 V: 10 μH・44 μF)。内部補償なので推奨の組み合わせを守る
P	L2 の直流抵抗(最大) DCR_L2	52 m Ω		Bourns SRN6045TA-100M
P	L2 の飽和電流 Isat_L2	4.6 A		同上
F	3.3 V 降圧の入力電圧(最大) Vin33_max	12.35 V	V12_hi	12 V の上限
F	リップル電流 p-p dIL33	483.6 m A	$(V_{in33_max} - V_{33}) \cdot V_{33} / (V_{in33_max} \cdot L_{33} \cdot f_{sw33})$	$\Delta I = (V_{in} - V_o) \cdot V_o / (V_{in} \cdot L \cdot f_{sw})$
F	L2 のピーク電流 IL33_pk	741.8 m A	$I_{33} + dIL_{33}/2$	
P	出力セラミックの個数 C33_n	2 個		22 μF 10 V X7R 1206(GRM31CR71A226KE15L)
P	3.3 V の直流バイアスでの容量 の残り k_bias33	0.7		仮定
F	出力の実効容量 C33_eff	30.8 μ F	$C_{33_n} \cdot 22e-6 \cdot k_bias_{33}$	
F	交差周波数の目安 fco33	27.2 k Hz	$3.95 / (V_{33} \cdot C_{33_n} \cdot 22e-6)$	データシート 式 14: $f_o = 3.95 / (V_{out} \cdot C_{out})$ (40 kHz 未満であること)
F	出力リップル p-p dV33_ripple	0.003926 V	$dIL_{33} / (8 \cdot f_{sw33} \cdot C_{33_eff})$	$\Delta V = \Delta I / (8 \cdot f_{sw} \cdot C)$
D	帰還の上側 R2 R33_top	100 kΩ		データシート 表 7-2
D	帰還の下側 R3 R33_bot	22.1 kΩ		データシート 表 7-2
F	設定される出力電圧 V33_set	3.293 V	$V_{ref33} \cdot (1 + R_{33_top} / R_{33_bot})$	
F	前置き(フィードフォワード)コン デンサの計算値 C_ff33_calc	58.5 p F	$1 / (2 \cdot \pi \cdot f_{co33} \cdot R_{33_top} \cdot 1000)$	データシート 式 16

D	前置きコンデンサー C_ff33	56 p F	データシート 表 7-2 の 56 pF(計算値に近い)
P	3.3 V 降圧の効率(0.5 A) eta33	0.85	仮定(データシートの効率曲線 12 V→3.3 V の目安より低め)
F	3.3 V 降圧の損失 P33_loss	291.2 m W $V33 \cdot I33 \cdot (1/\text{eta}33 - 1)$	
F	TPS54202 の接合温度 Tj_u2	84.53 °C $T_a + P33_loss \cdot R_{thJA_u2}$	最大 150 °C
F	3.3 V 系が 12 V から取る電流 I12_for33	161.8 m A $V33 \cdot I33 / \text{eta}33 / V12$	

4. エンコーダー用 5 V(TPS70950)

種類	項目	値	式	根拠・出典
P	エンコーダーの電流(最大) I5_enc	50 m A		仕様の想定(一般的な 2 相エンコーダー 5～30 mA)
P	TPS70950 (WSO6-6 DRV) の熱抵抗 RthJA_u5	73.1 °C/W		TPS709 データシート 6.4
P	TPS70950 の定格電流 Iout_u5	150 m A		同上
F	TPS70950 の損失 P_u5	367.4 m W $(V12_hi - 5) \cdot I5_enc$		$(V_{in} - V_{out}) \cdot I_{out}$
F	TPS70950 の接合温度 Tj_u5	76.86 °C $T_a + P_u5 \cdot R_{thJA_u5}$		最大 125 °C

5. 入力の保護(ヒューズ・TVS・逆接続・突入電流)

種類	項目	値	式	根拠・出典
F	入力電力(12 V 3A・3.3 V 系を含む) Pin_max	38.58 W $(V12 \cdot (I12) + P12_loss)$		12 V の出力に 3.3 V 系の分も含まれる (I12 の内数)
F	入力電流(Vin 最小・連続) Iin_max	2.143 A Pin_max / V_{in_min}		
F	入力電流(起動時の短時間) Iin_pk	3.572 A $(V12 \cdot I12pk / \text{eta}12) / V_{in_min}$		
P	ヒューズの定格 I_fuse	5 A		Littelfuse 0451005.MRL(NANO2 5 A・125 V・I²t 5.57 A²s)
P	ヒューズの連続使用の目安(定格の 75 %) k_fuse	0.75		一般的な軽減(25 °C)
F	ヒューズの使用率(連続) u_fuse	0.5715 $I_{in_max} / (I_fuse \cdot k_fuse)$		
P	TVS SMBJ33A の動作停止電圧 Vrwm_tvs	33 V		Littelfuse SMBJ データシート

P	TVS のクランプ電圧(IPP = 11.3 A) Vc_tvs	53.3 V		同上
F	TVS の使用率(定常の最大電圧 / VRWM) u_tvs	0.9091	Vin_max/Vrwm_tvs	1 未満なら定常で電流が流れない
P	SQD50P06-15L のオン抵抗 (Tj = 125 °C・最大) Rds_pfet_hot	26 m Ω		Vishay SQD50P06-15L データシート (−10 V・125 °C で 26 mΩ max)
P	SQD50P06-15L の耐圧 Vds_pfet	60 V		同上
P	SQD50P06-15L の熱抵抗(基板実装) RthJA_pfet	50 °C/W		同上
P	SQD50P06-15L の帰還容量 (最大) Crss_pfet	410 p F		同上
F	P-MOSFET 1 個の導通損失 P_pfet	119.4 m W	Iin_max^2・Rds_pfet_hot	2 個直列で同じ電流
F	P-MOSFET の接合温度 Tj_pfet	55.97 °C	Ta+P_pfet・RthJA_pfet	
P	ゲート保護のツェナー電圧 Vz_gate	12 V		BZT52C12(VGS ±20 V を守る)
P	ゲートの引き下げ抵抗 Rg R_gpd	47 kΩ		選定(ランプ時間とツェナー電流から)
P	ゲート-ソース間の抵抗 R_gs	100 kΩ		選定(切れたときにゲートを戻す)
P	ゲート-出力間のコンデンサー(傾き制御) C_slew	100 n F		選定
P	P-MOSFET のプラトー電圧(小電流) Vplat	3 V		仮定(VGS(th) = −1.5〜−2.5 V より少し大きい)
F	出力の立ち上がりの傾き dVdt_in	4.151 k V/s	((Vin_nom-Vplat)/(R_gpd・1000)-Vplat/(R_gs・1000))/(C_slew+Crss_pfet)	ゲートの節点の電流 = (Vin − Vpl)/Rg − Vpl/Rgs が C を流れる → dV/dt = I/C
F	入力の立ち上がり時間 t_ramp_in	5.782 m s	Vin_nom/dVdt_in	
F	保護回路の後ろの容量 C_in_tot	57.56 μ F	Cin_cer+Cin_bulk	
F	突入電流(入力容量の充電分) I_inrush	238.9 m A	C_in_tot・dVdt_in	I = C・dV/dt
F	参考: 傾き制御なしの突入電流のピーク I_inrush_hard	600 A	Vin_max/0.05	配線と ESR の合計 50 mΩ とした目安 (Vin / R)
F	立ち上がり中の Q2 の発熱 E_pfet_ramp	16.58 m J	I_inrush・Vin_nom・t_ramp_in/2	平均 Vds = Vin/2
F	定常のゲート電圧(大きさ) Vgs_pfet	12 V	MIN(Vz_gate,Vin_max・R_gs/(R_gs+R_gpd))	分圧かツェナーの小さいほう

F	ツェナー電流(サージ時) I _{z_max}	758.7 μA	$(V_{c_tvs} - V_{z_gate}) / (R_{gpd} \cdot 1000) - V_{z_gate} / (R_{gs} \cdot 1000)$	
F	サージ時の EN 端子電圧 V _{en_at_vmax}	4.039 V	$(V_{c_tvs} \cdot R_{uvlo2} + (I_{en1} + I_{enhys}) \cdot R_{uvlo1} \cdot R_{uvlo2} \cdot 1000) / (R_{uvlo1} + R_{uvlo2})$	EN の絶対最大 8.4 V 未滿

6. Hブリッジ(CSD18531Q5A × 4・IR2184 × 2)

種類	項目	値	式	根拠・出典
P	ブリッジの電源 V _{bus}	12 V		12 V 系
P	PWM の周波数 f _{pwm}	20 k Hz		仕様
P	12 V の TVS SMBJ13A のクランプ電圧 V _{tvs12_c}	21.5 V		Littelfuse SMBJ データシート: VRWM 13 V・VBR 14.4~15.9 V・VC 21.5 V @ 27.9 A(回生でバスが上がったとき)
P	CSD18531Q5A の耐圧 V _{ds_q}	60 V		TI CSD18531Q5A データシート SLPS324
P	CSD18531Q5A の連続電流 (RθJA で決まる値) I _{d_q}	19 A		同上
P	オン抵抗(VGS = 10 V・25 °C・最大) R _{ds_q}	4.6 m Ω		同上: 3.5 typ / 4.6 max
P	オン抵抗の温度係数(125 °C / 25 °C) kT _q	1.6		同 Figure 8 の正規化オン抵抗から丸めて仮定
F	高温のオン抵抗 R _{ds_q_hot}	7.36 m Ω	R _{ds_q} ・kT _q	
P	全ゲート電荷(10 V・最大) Q _{g_q}	43 n C		同上: 36 typ / 43 max
P	ゲート-ドレイン電荷 Q _{gd_q}	5.9 n C		同上
P	ゲート-ソース電荷 Q _{gs_q}	6.9 n C		同上
P	しきい値までのゲート電荷 Q _{gth_q}	5.2 n C		同上
P	入力容量 C _{iss_q}	3.2 n F		同上
P	内部ゲート抵抗(最大) R _{gi_q}	2.4 Ω		同上: 1.2 typ / 2.4 max
P	ゲートのプラトー電圧 V _{pl_q}	2.6 V		仮定(同 ゲート電荷の図から読む)
P	ボディダイオードの順電圧(最大) V _{sd_q}	1 V		同上: 0.8 typ / 1.0 max
P	逆回復電荷(22 A・300 A/μs) Q _{rr_q}	100 n C		同上(小電流では小さくなるので安全側)
P	出力電荷(30 V) Q _{oss_q}	32 n C		同上

P	CSD18531Q5A の熱抵抗(この基板) RthJA_q	70 °C/W		仮定: データシートは 1 in ² 銅箔で 50・最小パッドで 125 °C/W。1 個あたり約 2 cm ² の 2 oz 銅箔
P	ゲートドライバーの電源 Vcc_drv	12 V		12 V 系
P	IR2184 の出力電流(ソース・最小) Io_src	1.4 A		Infineon IR2184 データシート: 1.4 / 1.9 A
P	IR2184 の出力電流(シンク・最小) Io_snk	1.8 A		同上: 1.8 / 2.3 A
P	IR2184 のデッドタイム(最小) DT_min	280 n s		同上: 280 / 400 / 520 ns
P	IR2184 のデッドタイム(最大) DT_max	520 n s		同上
P	ターンオフの遅れの差(最大) MT_off	40 n s		同上: MTOff 40 ns
P	IR2184 のターンオフの伝搬遅れ(最大) toff_drv	400 n s		同上: 270 / 400 ns
P	VBS の待機電流(最大) Iqbs	150 μ A		同上: 20 / 60 / 150 μ A
P	VCC の待機電流(最大) Iqcc	1.6 m A		同上
P	VBS の低電圧で止まる電圧(標準) Vbsuv	8.2 V		同上: 8.2 V off / 8.9 V on
P	外付けのゲート抵抗 Rg_ext	10 Ω		選定(切り替えの速さと雑音の釣り合い)
P	ブートストラップのダイオードの順電圧 Vf_boot	0.7 V		1N4148WS
F	ターンオンのゲートの経路の抵抗 R_on_path	20.97 Ω	Vcc_drv/Io_src+Rg_ext+Rgi_q	ドライバーを Vcc/Io の抵抗とみなす
F	ターンオフのゲートの経路の抵抗 R_off_path	19.07 Ω	Vcc_drv/Io_snk+Rg_ext+Rgi_q	
F	ハイサイドのゲート電圧 Vgs_hs	11.3 V	Vcc_drv-Vf_boot	Vcc - Vf(ブートストラップ)
F	ターンオンの切り替わり時間 t_on_sw	16.96 n s	$(Q_{gs_q}-Q_{gth_q}+Q_{gd_q})/((V_{cc_drv}-V_{pl_q})/R_{on_path})$	$(Q_{gs2} + Q_{gd}) / I_g$
F	ターンオフの切り替わり時間 t_off_sw	55.73 n s	$(Q_{gs_q}-Q_{gth_q}+Q_{gd_q})/(V_{pl_q}/R_{off_path})$	
F	ターンオフの遅れ(ゲートがプラトーまで下がる) td_off	89.65 n s	$R_{off_path} \cdot C_{iss_q} \cdot \ln(V_{gs_hs}/V_{pl_q})$	RC の放電: $t = R \cdot C_{iss} \cdot \ln(V_g/V_{pl})$
F	ターンオフに要する時間の合計 t_off_total	145.4 n s	td_off+t_off_sw	
F	要るデッドタイム DT_req	185.4 n s	t_off_total+MT_off	ターンオフ時間 + 遅れの差

F	デッドタイムの余裕(最小値 / 要 る値) DT_margin	1.51	DT_min/DT_req	1 より大きければ貫通しない
F	スイッチング損失(ハイサイド・1.5 A) Psw_q	13.08 m W	$0.5 \cdot V_{bus} \cdot I_{m_rated} \cdot (t_{on_sw} + t_{off_sw}) \cdot f_{pwm}$	$\frac{1}{2} \cdot V \cdot I \cdot (ton + toff) \cdot f$
F	逆回復の損失 Pqrr_q	24 m W	$Q_{rr_q} \cdot V_{bus} \cdot f_{pwm}$	$Q_{rr} \cdot V \cdot f$
F	出力容量の損失 Poss_q	3.84 m W	$0.5 \cdot Q_{oss_q} \cdot V_{bus} \cdot f_{pwm}$	$\frac{1}{2} \cdot Q_{oss} \cdot V \cdot f$
F	デッドタイム中のボディダイオード の損失(1.5 A) Pdt_rated	31.2 m W	$2 \cdot DT_{max} \cdot f_{pwm} \cdot V_{sd_q} \cdot I_{m_rated}$	$2 \cdot DT \cdot f \cdot V_{sd} \cdot I$
F	A 側ハイサイドの損失(1.5 A・D = 0.5) P_hsA_rated	49.2 m W	$0.5 \cdot I_{m_rated}^2 \cdot R_{ds_q_hot} + P_{sw_q} + P_{qrr_q} + P_{oss_q}$	$D \cdot I^2 \cdot R + \text{切り替え}$
F	A 側ローサイドの損失(1.5 A・D = 0.5) P_lsA_rated	39.14 m W	$(0.5 - 2 \cdot DT_{max} \cdot f_{pwm}) \cdot I_{m_rated}^2 \cdot R_{ds_q_hot} + P_{dt_rated}$	$(1 - D - 2 \cdot DT \cdot f) \cdot I^2 \cdot R + \text{ダイオード}$
F	B 側ローサイドの損失(1.5 A・常 にオン) P_lsB_rated	16.56 m W	$I_{m_rated}^2 \cdot R_{ds_q_hot}$	$I^2 \cdot R$
P	起動時のデューティの上限 D_start	0.8		電源側の電流を 5 A 以下に抑えるため (I12pk)
F	A 側ハイサイドの損失(6 A・D = 0.8) P_hsA_start	292.1 m W	$D_{start} \cdot I_{m_start}^2 \cdot R_{ds_q_hot} + 0.5 \cdot V_{bus} \cdot I_{m_start} \cdot (t_{on_sw} + t_{off_sw}) \cdot f_{pwm} + P_{qrr_q} + P_{oss_q}$	6 A が続くとした安全側
F	A 側ローサイドの損失(6 A) P_lsA_start	172.3 m W	$(1 - D_{start} - 2 \cdot DT_{max} \cdot f_{pwm}) \cdot I_{m_start}^2 \cdot R_{ds_q_hot} + 2 \cdot DT_{max} \cdot f_{pwm} \cdot V_{sd_q} \cdot I_{m_start}$	
F	B 側ローサイドの損失(6 A) P_lsB_start	265 m W	$I_{m_start}^2 \cdot R_{ds_q_hot}$	
F	いちばん大きい MOSFET の損 失(6 A が続いたとき) P_q_worst	292.1 m W	$\text{MAX}(P_{hsA_start}, P_{lsA_start}, P_{lsB_start})$	
F	MOSFET の接合温度(定格 1.5 A) Tj_q_rated	53.44 °C	$T_a + \text{MAX}(P_{hsA_rated}, P_{lsA_rated}, P_{lsB_rated}) \cdot R_{thJA_q}$	最大 150 °C
F	MOSFET の接合温度(6 A が 続いたとき) Tj_q_start	70.45 °C	$T_a + P_{q_worst} \cdot R_{thJA_q}$	
F	ブリッジ全体の損失(1.5 A) P_bridge_rated	104.9 m W	$P_{hsA_rated} + P_{lsA_rated} + P_{lsB_rated}$	
F	ゲートドライバー 1 個の損失 P_drv	39.84 m W	$V_{cc_drv} \cdot (I_{qcc} + 2 \cdot Q_{g_q} \cdot f_{pwm})$	$V_{cc} \cdot (I_q + 2 \cdot Q_g \cdot f)$
P	IR2184S (SOIC-8) の熱抵抗 RthJA_drv	200 °C/W		Infineon IR2184 データシート
F	ゲートドライバーの接合温度 Tj_drv	57.97 °C	$T_a + P_{drv} \cdot R_{thJA_drv}$	最大 150 °C

F	起動時のバルクのリップル電流 ($6\text{ A}\cdot\text{D} = 0.8$) $\text{I}_{\text{cap_bulk_start}}$	2.4 A	$\text{I}_{\text{m_start}}\cdot\text{SQRT}(\text{D_start}\cdot(1-\text{D_start}))$	$\text{I}\cdot\sqrt{\text{D}(1-\text{D})}$ (短時間)
F	定格のバルクのリップル電流 ($1.5\text{ A}\cdot\text{D} = 0.5$) $\text{I}_{\text{cap_bulk_rated}}$	750 m A	$\text{I}_{\text{m_rated}}\cdot\text{SQRT}(0.5\cdot(1-0.5))$	$\text{I}\cdot\sqrt{\text{D}(1-\text{D})}$
F	ブートストラップに要する電荷 Q_{boot}	101 n C	$2\cdot\text{Q}_{\text{g_q}}+\text{I}_{\text{qbs}}/\text{f}_{\text{pwm}}+5\text{e-}9+50\text{e-}6/\text{f}_{\text{pwm}}$	IR のデザインチップ DT98-2: $2\text{Q}_{\text{g}} + \text{I}_{\text{qbs}}/\text{f} + \text{Q}_{\text{ls}}(5\text{ nC}) + \text{ILK}/\text{f}$
P	VBS の下限(UVLO 8.2 V に 余裕) $\text{V}_{\text{bs_min}}$	9 V		選定
F	ブートストラップのコンデンサー の最小値 $\text{C}_{\text{boot_min}}$	89.55 n F	$2\cdot\text{Q}_{\text{boot}}/(\text{V}_{\text{cc_drv}}-\text{V}_{\text{f_boot}}-\text{I}_{\text{m_start}}\cdot\text{R}_{\text{ds_q_hot}}-\text{V}_{\text{bs_min}})$	DT98-2: $\text{C} \leq 2\cdot\text{Q} / (\text{V}_{\text{cc}} - \text{V}_{\text{f}} - \text{V}_{\text{LS}} - \text{V}_{\text{min}})$
D	ブートストラップのコンデンサー C_{boot}	1 μ F		最小値の 10 倍以上(長いオン時間でも保つ)
F	オンし続けられる時間(VBS が下 限まで下がるまで) $\text{t}_{\text{hold_boot}}$	11.5 m s	$\text{C}_{\text{boot}}\cdot(\text{V}_{\text{gs_hs}}-\text{V}_{\text{bs_min}})/(\text{I}_{\text{qbs}}+50\text{e-}6)$	$\text{C}\cdot\Delta\text{V} / \text{I}$ (デューティ 100 % は使わない・ 最大 98 %)
F	ブートストラップのダイオードの 平均電流 $\text{I}_{\text{bst_avg}}$	860 μ A	$\text{Q}_{\text{g_q}}\cdot\text{f}_{\text{pwm}}$	

7. 電流検出(INA240A1)と過電流の保護(LM393)

種類	項目	値	式	根拠・出典
P	シャント抵抗 R_{sh}	5 m Ω		Vishay WSL2512R0050FEA(5 m Ω ・1 %・1 W)
P	シャントの定格電力 $\text{P}_{\text{rsh_rating}}$	1 W		同上
P	INA240A1 の利得 G_{ina}	20 V/V		TI INA240 データシート SBOS662: 20 V/V・誤差 $\pm 0.20\%$
P	INA240 の電源 $\text{V}_{\text{s_ina}}$	3.3 V		3.3 V 系(ADC と同じ基準で比率で測る)
P	INA240 の入力オフセット(最大) $\text{V}_{\text{os_ina}}$	2.5e-05 V		同上: $\pm 25\text{ }\mu\text{V}$
P	INA240 の帯域 BW_{ina}	400 k Hz		同上
P	出力が電源に近づく限り(最大) $\text{V}_{\text{swing_hi}}$	0.2 V		同上: $\text{V}_{\text{S}} - 0.2\text{ V}$
F	電流 0 A の出力(REF1 = V_{S} ・ REF2 = GND) V_{mid}	1.65 V	$\text{V}_{\text{s_ina}}/2$	INA240 の内部の分圧で $\text{V}_{\text{S}}/2$
F	電流 → 電圧の係数 k_{isense}	100 m V/A	$\text{G}_{\text{ina}}\cdot\text{R}_{\text{sh}}$	$\text{G}\cdot\text{R}_{\text{sh}}$
F	測れる範囲(正) $\text{I}_{\text{range_pos}}$	14.5 A	$(\text{V}_{\text{s_ina}}-\text{V}_{\text{swing_hi}}-\text{V}_{\text{mid}})/\text{k}_{\text{isense}}$	

F	測れる範囲(負) I_range_neg	16.4 A	$(V_{mid}-0.01)/k_{isense}$	GND へ 10 mV まで
F	シャントの損失(1.5 A) P_rsh_rated	11.25 m W	$I_{m_rated}^2 \cdot R_{sh}$	
F	シャントの損失(7.5 A が続いたとき) P_rsh_trip	281.2 m W	$7.5^2 \cdot R_{sh}$	
F	12 ビットの ADC の 1 LSB lsb_adc	8.057 m A	$V_{s_ina}/4096/k_{isense}$	3.3 V / 4096 / 係数
F	測定誤差の最大(1.5 A) err_i_rated	39.5 m A	$I_{m_rated} \cdot (0.01+0.002)+V_{os_ina}/R_{sh}+0.001 \cdot V_{mid}/k_{isense}$	シャント 1 % + 利得 0.2 % + オフセット + REF の分圧 0.1 % (0 A の校正で後ろ 2 つは消せる)
P	FPGA へのアナログの直列抵抗 R_isf	1 kΩ		選定
P	FPGA へのアナログのコンデンサー C_isf	100 n F		選定(ADC の折り返しを防ぐ)
F	アナログ出力のフィルターの遮断周波数 fc_isf	1.592 k Hz	$1/(2 \cdot \pi \cdot R_{isf} \cdot 1000 \cdot C_{isf})$	PWM 20 kHz の 1/12
P	過電流で止める電流の狙い I_trip_target	7.5 A		起動 6 A の 1.25 倍
P	しきい値の分圧(上) R_th_top	9.09 kΩ		下の計算で選んだ E96
P	しきい値の分圧(中) R_th_mid	15 kΩ		同上
P	しきい値の分圧(下) R_th_bot	9.09 kΩ		同上
F	上のしきい値(正の過電流) V_th_hi	2.396 V	$V_{s_ina} \cdot (R_{th_mid}+R_{th_bot})/(R_{th_top}+R_{th_mid}+R_{th_bot})$	
F	下のしきい値(負の過電流) V_th_lo	0.9041 V	$V_{s_ina} \cdot R_{th_bot}/(R_{th_top}+R_{th_mid}+R_{th_bot})$	
F	止まる電流(正・標準) I_trip_pos	7.459 A	$(V_{th_hi}-V_{mid})/k_{isense}$	
F	止まる電流(負・標準) I_trip_neg	7.459 A	$(V_{mid}-V_{th_lo})/k_{isense}$	
P	LM393 の入力オフセット(最大・全温度) Vos_cmp	0.009 V		TI LM393 データシート SLCS005: 9 mV
P	LM393 の応答時間 t_cmp	1.3 μ s		同上
P	ノイズ除去(ブランキング)の抵抗 R_blank	1 kΩ		選定
P	ノイズ除去のコンデンサー C_blank	1 n F		選定($\tau = 1 \mu s$ ・切り替えのノイズを無視する)
F	過電流を見つけて止めるまでの時間 t_detect	3.575 μ s	$0.35/BW_{ina}+R_{blank} \cdot 1000 \cdot C_{blank}+t_{cmp}+t_{off_drv}$	INA240 の立ち上がり+RC+比較器+ドライバ

P	モーターの端子の短絡のときの配線のインダクタンス L_short	1 μH		仮定(電線 約 1 m)
F	短絡したときのピーク電流 I_short_peak	50.4 A	$I_{trip_target} + V_{bus} \cdot t_{detect} / L_{short}$	$I = I_{trip} + V \cdot t / L$ (CSD18531Q5A のパルス 400 A に対して小さい)
F	モーターの過電流のときの行き過ぎ dI_overshoot_motor	42.9 mA	$V_{bus} \cdot t_{detect} / L_m$	$V \cdot t / L_m$

8. エンコーダーの入力

種類	項目	値	式	根拠・出典
P	エンコーダーの分解能(1 相あたり) PPR	500 パルス/回転		仮定
P	最高回転数 rpm_max	6,000 rpm		仮定(無負荷の回転数より上)
F	1 相の最高周波数 f_enc	50 k Hz	$PPR \cdot rpm_max / 60$	
F	A と B の端の最小の間隔 t_edge_min	2.5 μs	$1 / (4 \cdot f_enc) \cdot 0.5$	$1 / (4f)$ に位相の誤差 $\pm 45^\circ$ を見込んで $1/2$
P	プルアップ抵抗(+5 V_ENC へ) R_pu	2.2 kΩ		選定(オープンコレクターでも 2.3 mA で引ける)
P	直列抵抗 R_ser	1 kΩ		選定(5 V の信号の電流を制限)
P	フィルターのコンデンサー C_enc	220 pF		選定
P	SN74LVC2G17 の立ち上がりのしきい値(最大・VCC = 3 V) VTp_max	2 V		TI SN74LVC2G17 データシート 7.5
P	立ち下がりのしきい値(最小) VTn_min	0.8 V		同上
F	立ち上がりの時定数(オープンコレクター) tau_rise	704 ns	$(R_{pu} + R_{ser}) \cdot 1000 \cdot C_{enc}$	
F	立ち上がりの遅れ t_rise	359.6 ns	$\tau_{rise} \cdot \ln(5 / (5 - VTp_max))$	$t = \tau \cdot \ln(V / (V - VT+))$
F	立ち下がりの時定数 tau_fall	220 ns	$R_{ser} \cdot 1000 \cdot C_{enc}$	
F	立ち下がりの遅れ t_fall	403.2 ns	$\tau_{fall} \cdot \ln(5 / VTn_min)$	$t = \tau \cdot \ln(V / VT-)$
F	遅れ / 端の間隔 r_delay	0.1613	$\max(t_{rise}, t_{fall}) / t_{edge_min}$	0.25 以下を目安
F	フィルターの遮断周波数 fc_enc	723.4 k Hz	$1 / (2 \cdot \pi \cdot R_{ser} \cdot 1000 \cdot C_{enc})$	

9. 位相余裕(12 V 降圧)

方法: TPS54560 のデータシートの小信号のモデル(式 11~24)にならい、開ループ伝達関数 $T(s) = H \cdot g_{m_ea} \cdot Z_c(s) \cdot g_{m_ps} \cdot Z_{out}(s) \cdot H_e(s)$ を周波数ごとに複素数で計算した。H は帰還の分圧、 Z_c は COMP の外付け($R + 1/sC$) // $1/sC_p$ と誤差増幅器の出力抵抗 $R_o = A_{ol} / g_m$ ・出力容量 $C_o = g_m / (2\pi \cdot BW)$ 、 Z_{out} は負荷 // セラミック // (ESR + バルク)、 H_e は $f_{sw}/2$ のサンプリングの二重極($Q = 1$ と仮定)。 $|T| = 1$ の周波数を交差周波数、そこでの位相 $+180^\circ$ を位相余裕とした。入力 3 通り × 負荷 3 通り × バルクの ESR 2 通り(低温で 2.5 倍)の 18 通りで、位相余裕の最小 85.8° ・利得余裕の最小 23.0 dB。目安(位相余裕 45° 以上)を満たす。ただし内部の傾斜補償の大きさは公開されていないので、試作で負荷急変の波形(シミュレーションの図 10-1 と比べる)を確かめること。

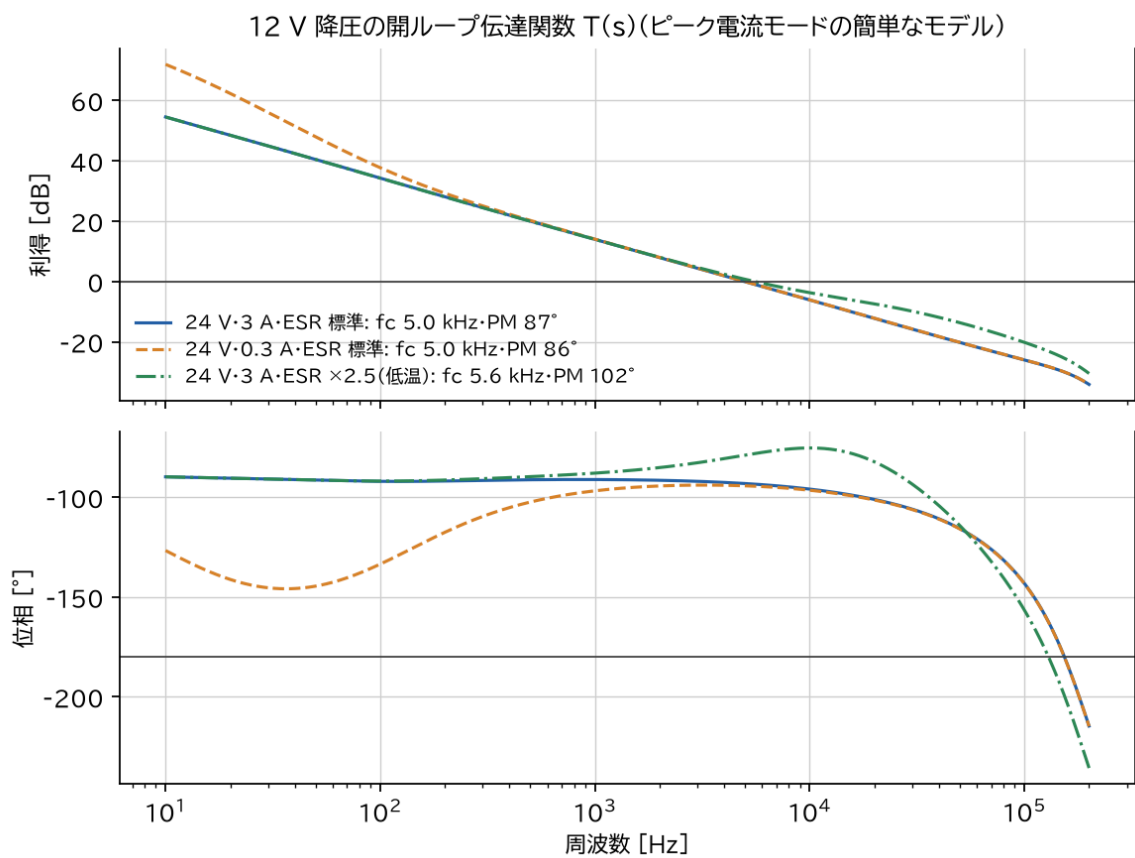


図 9-1 ボード線図(24 V)

入力	負荷	ESR	交差周波数	位相余裕	利得余裕
18 V	0.3 A	ESR 標準	5.00 kHz	85.8°	30.0 dB
18 V	0.3 A	ESR 低温 $\times 2.5$	5.62 kHz	101.1°	23.0 dB
18 V	1.5 A	ESR 標準	4.99 kHz	86.3°	30.0 dB
18 V	1.5 A	ESR 低温 $\times 2.5$	5.59 kHz	101.5°	23.1 dB
18 V	3.0 A	ESR 標準	4.98 kHz	87.0°	30.0 dB
18 V	3.0 A	ESR 低温 $\times 2.5$	5.55 kHz	102.0°	23.1 dB
24 V	0.3 A	ESR 標準	5.00 kHz	85.8°	30.0 dB
24 V	0.3 A	ESR 低温 $\times 2.5$	5.62 kHz	101.1°	23.0 dB
24 V	1.5 A	ESR 標準	4.99 kHz	86.3°	30.0 dB
24 V	1.5 A	ESR 低温 $\times 2.5$	5.59 kHz	101.5°	23.1 dB
24 V	3.0 A	ESR 標準	4.98 kHz	87.0°	30.0 dB

24 V	3.0 A	ESR 低温 ×2.5	5.55 kHz	102.0°	23.1 dB
30 V	0.3 A	ESR 標準	5.00 kHz	85.8°	30.0 dB
30 V	0.3 A	ESR 低温 ×2.5	5.62 kHz	101.1°	23.0 dB
30 V	1.5 A	ESR 標準	4.99 kHz	86.3°	30.0 dB
30 V	1.5 A	ESR 低温 ×2.5	5.59 kHz	101.5°	23.1 dB
30 V	3.0 A	ESR 標準	4.98 kHz	87.0°	30.0 dB
30 V	3.0 A	ESR 低温 ×2.5	5.55 kHz	102.0°	23.1 dB

MOSFET の損失

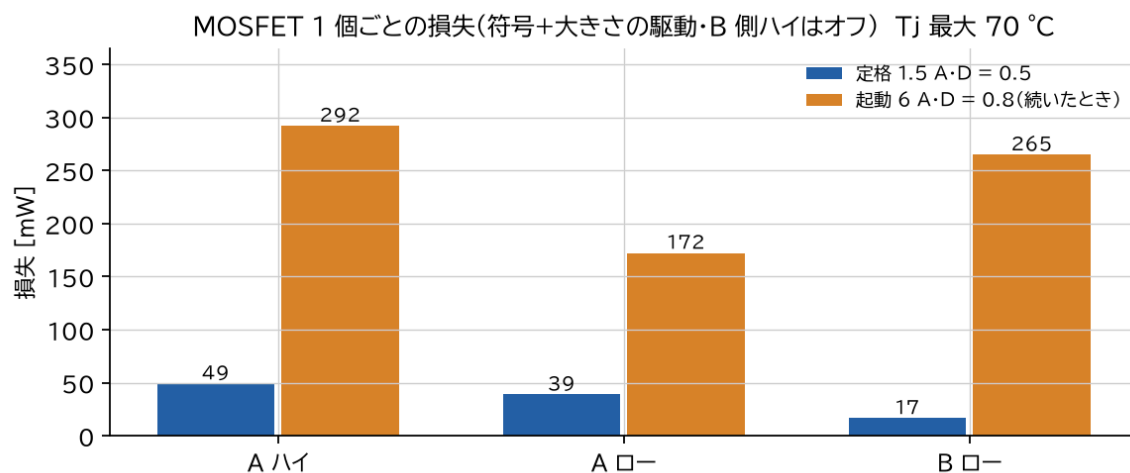


図 9-2 H ブリッジの MOSFET の損失(6 章の式)

10. シミュレーション

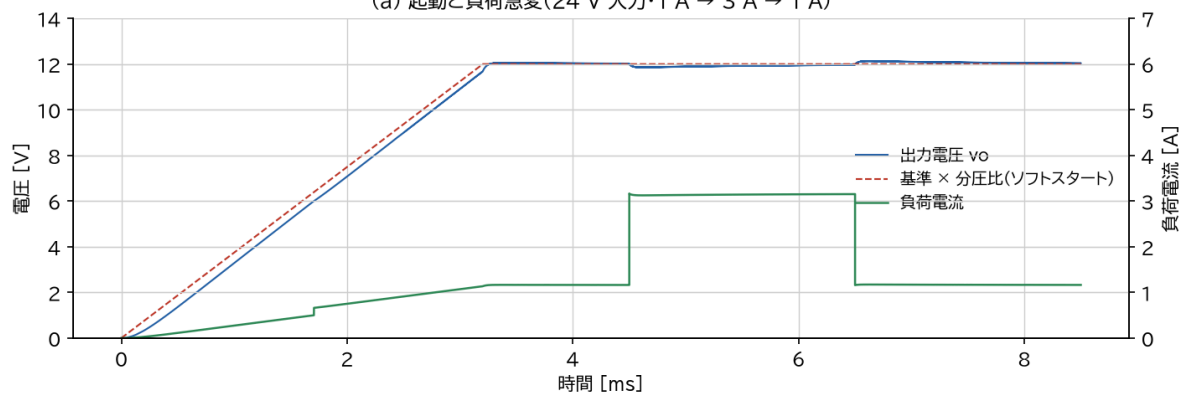
12 V 降圧(scripts/sim_buck.py): スイッチをそのまま入れたり切ったりする回路を時間で追った(平均化しない)。状態はインダクター電流・出力(セラミック)・バルクの内部電圧・COMP の電圧・補償のコンデンサの電圧の 5 つ。回路方程式 $L \cdot di_L/dt = v_{sw} - DCR \cdot i_L - v_o$, $C_{cer} \cdot dv_o/dt = i_L - i_{load} - (v_o - v_b)/ESR$, $C_b \cdot dv_b/dt = (v_o - v_b)/ESR$, $(C_p + C_o) \cdot dv_{comp}/dt = g_m \cdot (v_{ref} - v_{fb}) - v_{comp}/R_o - (v_{comp} - v_{cc})/R_c$, $C_c \cdot dv_{cc}/dt = (v_{comp} - v_{cc})/R_c$ を前進オイラー法(刻み 5 ns・1 周期 500 刻み)で積分した。ピーク電流モード(電流が指令に届いたらオフ・傾斜補償つき)・ダイオードの整流・不連続モード・ソフトスタート・電流制限を含む。負荷は 1 A → 3 A → 1 A(4.5 ms・6.5 ms)。

H ブリッジ(scripts/sim_hbridge.py): 符号+大きさの駆動(A 側の脚を PWM 50 %・20 kHz、B 側はローサイドをオン)。1 周期をデッドタイム(400 ns・ボディダイオード)/ ハイサイドオン / デッドタイム / ローサイドオンの 4 区間に分け、各区間でモーターの式 $L_m \cdot di/dt = v_{AB} - R \cdot i - K_e \cdot \omega$, $J \cdot d\omega/dt = K_t \cdot i - B \cdot \omega$ と INA240 の出力のフィルターの式(線形)を、行列の指数関数で厳密に解いた(刻みの誤差がない)。モーターは $R = 2 \Omega$ ・ $L = 1 \text{ mH}$ ・ $K_e = K_t = 0.025 \text{ V/A}$ ・ $J = 4 \times 10^{-6} \text{ kg} \cdot \text{m}^2$ (仮定)。負荷は回転数に比例するトルクで、デューティ 50 % で定格 1.5 A になる大きさにした。波形は PNG と CSV(sim フォルダ)。CSV は 1 行目が列名で、Web のグラフで描き直せる。

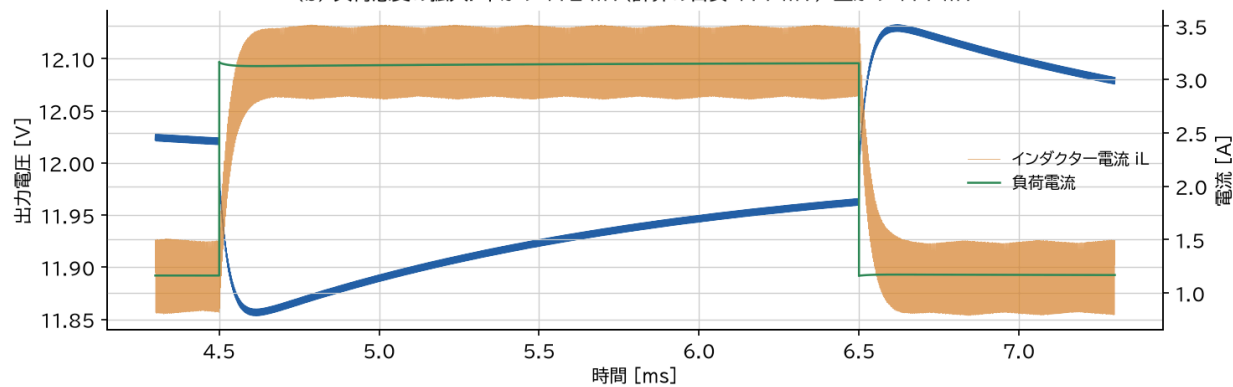
項目	シミュレーション	計算・目安
起動 10→90 %	2.51 ms	2.56 ms(tSS)
起動時の i_L のピーク	4.47 A	電流制限の最小 6.3 A 未満
負荷急変の下がり / 上がり	172 / 177 mV	177 mV
±0.5 % に戻るまで	1.41 ms	—
出力のリプル(3 A)	6.3 mV p-p	7.2 mV(セラミックだけで受ける安全側)
モーター起動の電流のピーク	2.73 A	止まる電流の最小 7.14 A 未満
モーター電流(定常)	1.500 A・1095 rpm	1.5 A(負荷をそう決めた)
電流のリプル	150.2 mA p-p	150.0 mA
バルクのリプル電流	0.649 A rms	0.750 A rms
FPGA へのアナログ(定常)	1.800 V(リプル 0.9 mV)	1.800 V

LP-MD-01 12 V 降圧(TPS54560)のシミュレーション — スイッチングをそのまま解く・刻み 5 ns

(a) 起動と負荷急変(24 V 入力・1 A → 3 A → 1 A)



(b) 負荷急変の拡大: 下がり 172 mV(計算の目安 177 mV)・上がり 177 mV



(c) 定常のリプル(3 A): 6.3 mV p-p

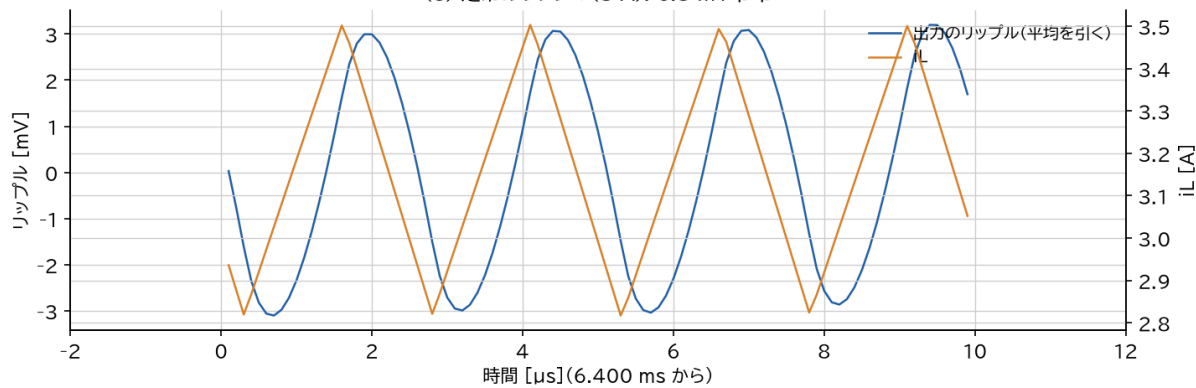
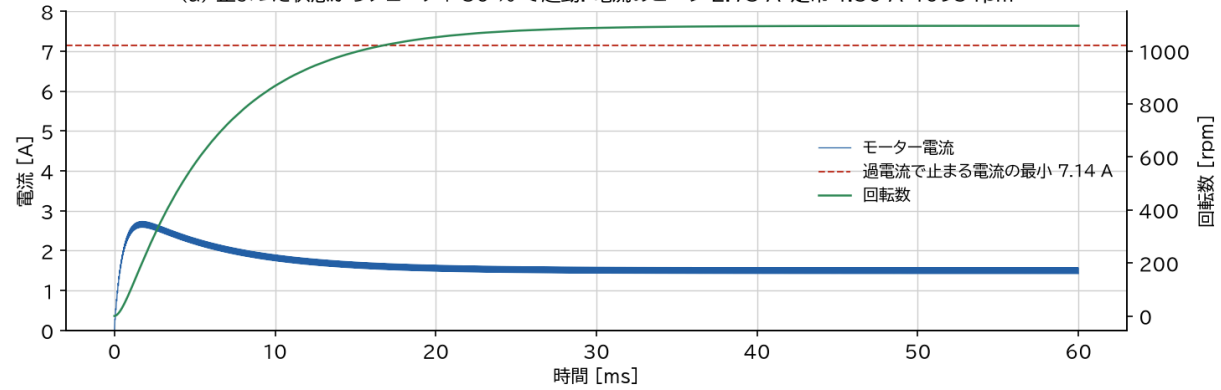
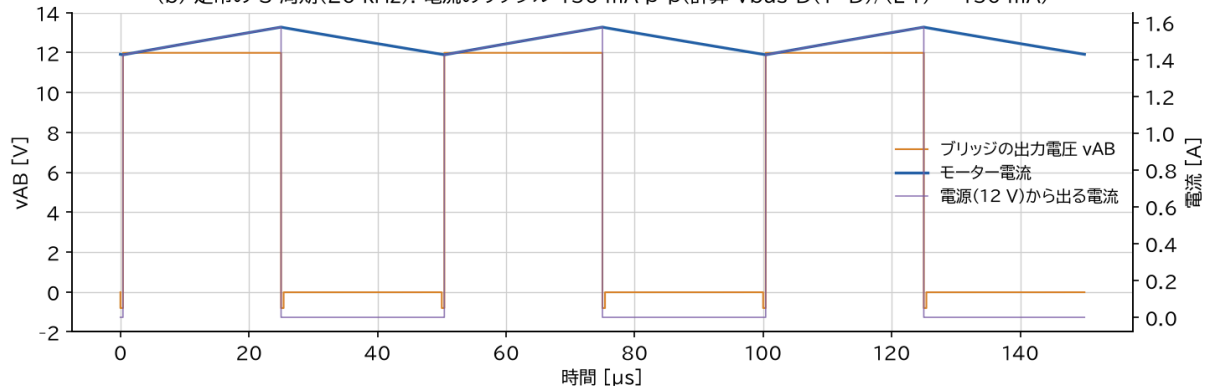


図 10-1 12 V 降圧の起動と負荷急変

LP-MD-01 H ブリッジ(符号+大きさ・デッドタイム 400 ns)― 区間ごとに行列の指数関数で厳密に解く
(a) 止まった状態からデューティ 50 % で起動: 電流のピーク 2.73 A・定常 1.50 A・1095 rpm



(b) 定常の 3 周期(20 kHz): 電流のリップル 150 mA p-p(計算 $V_{bus} \cdot D(1-D)/(L \cdot f) = 150 \text{ mA}$)



(c) 電流検出の出力: $1.65 \text{ V} + 0.1 \text{ V/A} \times \text{電流(定常 } 1.800 \text{ V)}$

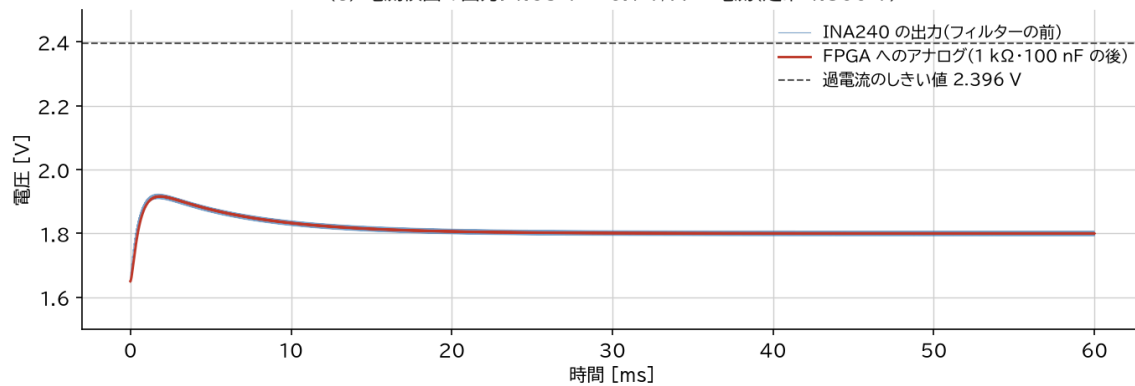


図 10-2 H ブリッジの PWM(50 %・20 kHz)でのモーター電流

11. 仮定と、試作で確かめること

- ・ 周囲温度(最大)($T_a = 50 \text{ }^\circ\text{C}$): 仮定(筐体の中)
- ・ モーター巻線インダクタンス($L_m = 1 \text{ mH}$): 仮定(この大きさのブラシ付きモーターの代表値)
- ・ 逆起電力定数(= トルク定数 K_t [$\text{N}\cdot\text{m/A}$])($K_e = 25 \text{ mV}\cdot\text{s/rad}$): 仮定(無負荷 約 4500 rpm 相当)
- ・ 慣性モーメント(ローター+負荷の換算)($J_m = 4 \text{ } \mu\text{kg}\cdot\text{m}^2$): 仮定
- ・ 無負荷電流(摩擦トルクの換算)($I_{0m} = 150 \text{ mA}$): 仮定
- ・ 12 V の直流バイアスでの容量の残り($k_{\text{bias}12} = 0.45$): 仮定(Murata の DC バイアス特性の目安・1210 25 V X7R)
- ・ 負荷急変の大きさ(1 A $\rightarrow$ 3 A)($dI_{\text{step}} = 2 \text{ A}$): 仮定(モーターの加速)
- ・ 負荷急変で許す電圧の変化(3 %)($dV_{\text{step.spec}} = 0.36 \text{ V}$): 仮定
- ・ 24 V の直流バイアスでの容量の残り($k_{\text{bias.in}} = 0.8$): 仮定(100 V 品を 24 V で使う)
- ・ 入力電解の ESR($\text{ESR}_{\text{inbulk}} = 300 \text{ m}\Omega$): 仮定(FK 63 V 47 μF の代表値)
- ・ 内蔵 FET の立ち上がり・立ち下がり時間(各)($t_{\text{sw}12} = 10 \text{ ns}$): 仮定
- ・ 内蔵 FET のゲート電荷($Q_{g_u1} = 3 \text{ nC}$): 仮定
- ・ 3.3 V の直流バイアスでの容量の残り($k_{\text{bias}33} = 0.7$): 仮定

- 3.3 V 降圧の効率(0.5 A)($\eta_{33} = 0.85$): 仮定(データシートの効率曲線 12 V→3.3 V の目安より低め)
- P-MOSFET のプラトー電圧(小電流)($V_{\text{plat}} = 3 \text{ V}$): 仮定($V_{\text{GS(th)}} = -1.5 \sim -2.5 \text{ V}$ より少し大きい)
- オン抵抗の温度係数(125 °C / 25 °C)($k_{T,q} = 1.6$): 同 Figure 8 の正規化オン抵抗から丸めて仮定
- ゲートのプラトー電圧($V_{\text{pl,q}} = 2.6 \text{ V}$): 仮定(同 ゲート電荷の図から読む)
- CSD18531Q5A の熱抵抗(この基板)($R_{\text{thJA,q}} = 70 \text{ }^{\circ}\text{C/W}$): 仮定: データシートは 1 in² 銅箔で 50・最小パッドで 125 °C/W。1 個あたり約 2 cm² の 2 oz 銅箔
- モーターの端子の短絡のときの配線のインダクタンス($L_{\text{short}} = 1 \text{ } \mu\text{H}$): 仮定(電線 約 1 m)
- エンコーダーの分解能(1 相あたり)(PPR = 500 パルス/回転): 仮定
- 最高回転数(rpm_max = 6,000 rpm): 仮定(無負荷の回転数より上)
- 回生: 減速でモーターが発電すると 12 V に電力が戻る(非同期の降圧は吸えない)。運動のエネルギー $\frac{1}{2} \cdot J \cdot \omega^2 \approx 0.44 \text{ J}$ に対し、バスの容量で 12 → 16 V に上がるまでに吸えるのは $\frac{1}{2} \cdot C \cdot (16^2 - 12^2) \approx 20 \text{ mJ}$ 。FPGA 側で減速の傾きを抑えるか、両ローサイドをオンにするブレーキで巻線で消費させる。D5(SMBJ13A)は最後の守り。
- デューティ 100 % は使わない(ブートストラップの再充電のため最大 98 %)。起動はデューティ 0.8 以下から(12 V の電源側の電流を 5 A 以下に抑える)。
- 過電流はラッチ(U9)で止まる。FPGA は nFAULT = L を見たら EN を L にして原因を取り除き、EN を L → H にして再開する。
- 電流のアナログは 0 A で 1.65 V。ADC の基準を 3.3 V(同じ電源)にすると比率で測れて、電源の誤差が消える。EN = L のときに 0 A の値を測って差し引くとオフセットと REF の誤差も消える。
- 基板: 4 層(GND の内層 1 面)・外層 2 oz を想定。熱抵抗の仮定(MOSFET 70 °C/W)は銅箔の面積で変わるので、試作で表面の温度を測る。